

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ
“КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ
імені ІГОРЯ СІКОРСЬКОГО”
Факультет електроніки
Кафедра промислової електроніки

МЕТОДИЧНІ ВКАЗІВКИ
ДО ВИКОНАННЯ ЛАБОРАТОРНИХ РОБІТ
з дисципліни «Електронні системи»
для студентів спеціальності
171 Електроніка
спеціалізації Електронні компоненти і системи

Київ
«КПІ ім. Ігоря Сікорського»
2017

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ
“КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ
імені ІГОРЯ СІКОРСЬКОГО”
Факультет електроніки
Кафедра промислової електроніки

МЕТОДИЧНІ ВКАЗІВКИ
ДО ВИКОНАННЯ ЛАБОРАТОРНИХ РОБІТ
з дисципліни «Електронні системи»
для студентів спеціальності
171 Електроніка
спеціалізації Електронні компоненти і системи

Рекомендовано Вченою радою
факультету електроніки НТУУ «КПІ»
протокол № 04/2017 від 24.04.2017
(протокол №, дата)

2017

Методичні вказівки до виконання лабораторних робіт з дисципліни «Електронні системи» для студентів спеціальності 171 Електроніка, спеціалізації Електронні компоненти і системи / Уклад.: Осипенко К.С. – К.: КПІ, 2017. – 45 с.

Укладач: Осипенко Катерина Сергіївна, канд. техн. наук.

Рецензент: Попов Антон Олександрович, доц., канд. техн. наук

Відповідальний редактор: Ямненко Юлія Сергіївна, проф., докт. техн. наук

ЗМІСТ

Вступ	4
Додаток 1. Вказівки до виконання лабораторних робіт	8
1. Лабораторна робота № 1. Дослідження двійкових лічильників	8
2. Лабораторна робота № 2. Комбінаційні пристрої на логічних елементах	16
3. Лабораторна робота № 3. Синтез комбінаційних пристроїв на основі мультиплексорів	25
4. Лабораторна робота № 4. Універсальний перетворювач кодів	32
5. Лабораторна робота № 5. Аналого-цифровий перетворювач подвійного інтегрування	39
Додаток 2. Приклад оформлення титульного аркушу до протоколу лабораторної роботи	45

ВСТУП

Метою вивчення дисципліни «Електронні системи» є отримання студентами ґрунтовних знань з питань інформаційної оцінки електронних систем (ЕС), подання сигналів, а також методів їх перетворення та зберігання, принципів побудови та функціонування ЕС відбору, перетворення, передачі, прийому, реєстрації та відображення інформації.

Згідно з вимогами програми навчальної дисципліни студенти після засвоєння дисципліни мають продемонструвати такі результати навчання:

- з теорії інформації, обробки та перетворення сигналів у часовій та частотних областях за допомогою ЕС, принципів побудови інформаційних ЕС різноманітного призначення;

- проводити інформаційну оцінку ЕС відбору, перетворення, передачі, прийому, реєстрації та відображення інформації, відповідно до вимог технічного завдання визначити функціональний склад ЕС необхідного рівня завадостійкості та надійності функціонування;

- загальними концепціями об'єктно-орієнтованого підходу до застосовувати набуті знання в процесі навчання, при виконанні курсової та випускної роботи, у практичній діяльності та наукових дослідженнях за фахом.

Поставлені цілі досягаються за рахунок широкого застосування в навчальному процесі обчислювальної техніки та сучасного програмного забезпечення, підвищення пізнавальної та творчої активності студентів.

Методичні вказівки містять інформацію по 5 лабораторних роботах. По кожній з робіт наведено послідовно тему, мету, опис роботи схеми, програму виконання роботи та список рекомендованої літератури.

Основними задачами виконання лабораторних робіт є:

- формування та розвиток комплексного сприйняття електронної системи як функціональної одиниці;

- вдосконалення навичок читання схем електричних принципів, розуміння принципів побудови та взаємодії окремих вузлів електронної системи;

- розвиток практичних навичок роботи із апаратними засобами вимірювання та контролю;

- вдосконалення навичок роботи у команді;

- формування навичок аналізу та критичної оцінки експериментального практичного матеріалу.

Тематика лабораторних робіт визначається програмою відповідної навчальної дисципліни. Цикл робіт для курсу «Електронні системи» побудований за принципом поступового зростання складності об'єкту дослідження, та складається з п'яти лабораторних робіт із наступними темами:

Лабораторна робота №1	Дослідження двійкових лічильників
Лабораторна робота №2	Комбінаційні пристрої на логічних елементах
Лабораторна робота №3	Синтез комбінаційних пристроїв на основі мультиплексорів
Лабораторна робота №4	Універсальний перетворювач кодів
Лабораторна робота №5	Аналого-цифровий перетворювач подвійного інтегрування

Вимоги до змісту, обсягу і оформлення протоколів лабораторних робіт, а також критерії оцінювання якості виконання роботи та її захисту регламентуються рейтинговою системою оцінювання з курсу «Електронні системи, наведеною нижче.

Система рейтингових балів та критерії оцінювання:

- повне виконання роботи, захист з оцінкою «відмінно».....5 балів
- повне виконання роботи, захист з оцінкою «добре».....4 балів
- неповне виконання роботи, захист з оцінкою «задовільно».....3 бали
- неповне виконання роботи, захист з оцінкою «незадовільно».....2 бали
- робота не виконана.....0 балів

Оскільки умовою допуску до екзамену з курсу є виконання повного циклу лабораторних робіт, то невиконання лабораторної роботи студентом при наявності поважної причини повинно бути ліквідоване. Час відпрацювання роботи у такому випадку встановлюється викладачем за домовленістю із інженером (лаборантом) комп'ютерного класу.

Невід'ємним етапом виконання роботи є самостійна підготовка студентом до відповідей на питання при захисті. Однією зі складових якісного захисту є вивчення теоретичного матеріалу по тематиці кожної окремої лабораторної роботи. Підбір літератури студент здійснює самостійно із врахуванням рекомендованих джерел.

Протокол лабораторної роботи, як правило, повинен містити такі структурні елементи:

1. Титульний аркуш;
2. Мета роботи та завдання, які необхідно виконати;
3. Схема електрична принципова, яка моделюється;
4. Таблиці із результатами вимірювань (якщо інше не визначено завданням);
5. Графічна інтерпретація таблиць та / або осцилограми у контрольних точках схеми;
6. Висновки по роботі.

Для забезпечення можливості виконання лабораторних робіт студентам необхідно пройти інструктаж із техніки безпеки, факт чого фіксується особистим підписом слухача у журналі з техніки безпеки.

Терміни відпрацювання та здачі кожної окремої лабораторної роботи доводяться до відома студентів викладачем. При відсутності захисту двох лабораторних робіт упродовж циклу допуск до відпрацювання наступної за графіком роботи неможливий.

Вказівки до виконання лабораторних робіт циклу наведені у Додатку 1. Приклад оформлення титульного аркушу до протоколу лабораторної роботи наведений у Додатку 2.

ЛАБОРАТОРНА РОБОТА № 1

ДОСЛІДЖЕННЯ ДВІЙКОВИХ ЛІЧИЛЬНИКІВ

I. Мета роботи

Вивчення властивостей двійкових лічильників серії K155. Набір інтегральних лічильників, а також ряд логічних елементів, що входять до складу лабораторного макету, дозволяють освоїти основні принципи побудови лічильників із заданим коефіцієнтом перерахунку та інших цифрових пристроїв на їхній основі.

II. Опис макета

До складу лабораторного макета входять наступні основні вузли:

1. Набірне поле, на якому розташовані інтегральні лічильники різних типів і логічні елементи.
2. Чотирьохрозрядний двійковий лічильник на основі тригерів D-типу, який використовується як генератор кодів.
3. Світлодіодні індикатори стану лічильників і логічних елементів.
4. Газорозрядні десяткові індикатори стану лічильників.
5. Ряд гнізд, до яких підведена напруга, що відповідає логічній «1» і логічному «0».
6. Джерело живлення, що забезпечує напругою необхідного рівня (+5В) усі мікросхеми макета.

На набірному полі макета розташовані наступні елементи:

- декадний лічильник з фазоімпульсним представленням інформації типу K155ИЕ1;
- двійково-десятковий 4-х розрядний лічильник типу K155ИЕ2;
- лічильник ділення на 12 типу K155ИЕ4;
- двійковий 4-х розрядний реверсивний лічильник типу K155ИЕ7;
- ділення частоти зі змінним коефіцієнтом ділення типу K155ИЕ;
- 4 логічних елементи 2 І-НІ;

- 3 логічних елементи 3 І-НІ;

- 2 логічних елементи 4 І-НІ.

Входи і виходи лічильників і логічних елементів, що досліджуються, приєднані до гнізд, розташованих на лицьовому боці набірної плати. З'єднання гнізд здійснюється провідниками зі штекерами на кінцях.

4-х розрядний генератор двійкових кодів служить для керування роботою лічильників, що досліджуються. Генератор кодів виконаний на чотирьох послідовно з'єднаних тригерах D-типу, кожний з яких працює в режимі перерахунку. Тактовий вхід першого тригера з'єднаний з виходом задаючого генератора (ЗГ), розташованому усередині макета ЗГ може працювати в двох режимах - автоколивальному і з зовнішнім збудженням.

У першому режимі частота ЗГ може змінюватися дискретно за допомогою клавіші «F1-F2», а також плавно за допомогою ручки «ЧАСТОТА». В другому режимі частота роботи ЗГ визначається частотою натискання клавіші «ОДИНОЧН».

Переключення режимів ЗГ здійснюється клавішею «АВТ-РУЧН», при цьому перебування клавіші у положенні «АВТ» відповідає автоколивальному режиму роботи ЗГ, а перебування в положенні «РУЧН» – режиму з зовнішнім збудженням.

Індикація станів лічильників і логічних елементів здійснюється за допомогою світлодіодів типу АЛ310А. При подачі на гнізда світлодіодів рівнів напруги, що відповідають логічній «1», світлодіоди світяться. При подачі напруги, що відповідають логічному «0», світлодіоди гаснуть.

Індикатор десяткових цифр зібраний на двох газорозрядних індикаторах типу ИН12Б, які керуються повним двійковим дешифратором, що знаходиться усередині макета. При подачі на гнізда «1-2-4-8» десяткового індикатора двійкових кодів з вагами розрядів 1-2-4-8 на індикаторі відбувається відображення їхніх десяткових еквівалентів.

III. Програма виконання роботи.

1. Вивчити роботу декадного лічильника К155ІЕ1.

Для цього подати на рахунковий вхід С імпульси з виходу тригера молодшого розряду генератора кодів. Імпульси можна подавати як окремо на кожний з рахункових входів С (на другому рахунковому вході при цьому повинна бути логічна «1»), так і на обидва входи С одночасно (рис. 1).

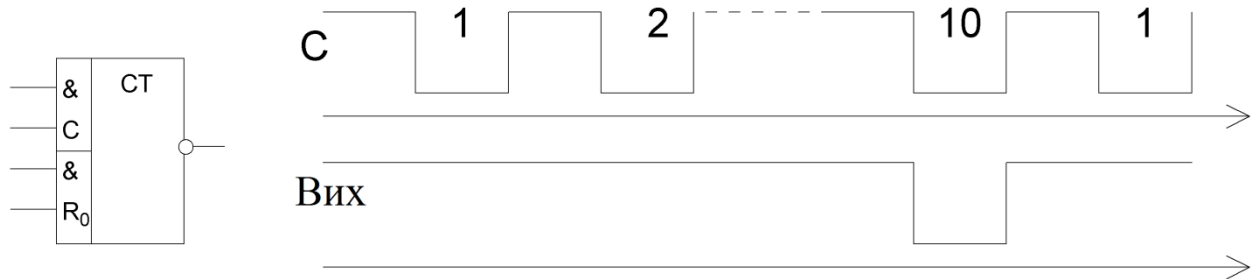


Рис. 1. Схема та часові діаграми, що пояснюють принцип роботи декадного лічильника К155ІЕ1

Осцилографом спостерігати форму вхідних і вихідних сигналів. Замалювати осцилограми імпульсів.

Примітка: Встановлення лічильника в нульовий стан здійснюється подачею позитивного установочного імпульсу на входи R_0 . Імпульси можна подавати окремо на кожний із входів (на другому вході при цьому повинна бути логічна «1») або на два входи одночасно.

Встановлення лічильника в нульовий стан може здійснюватися короткочасною подачею на входи R_0 рівня логічної «1».

2. Дослідження двійково-десятькового лічильника К155ІЕ2.

2.1. Ознайомитися з призначенням виводів мікросхеми К155ІЕ2 і її функціональними можливостями по довіднику [1].

Вивчити роботу лічильника К155ІЕ2 із $\kappa_n = 10$ за допомогою газорозрядних індикаторів. При цьому виходи Q_1, Q_2, Q_3, Q_4 лічильника необхідно з'єднати з вхідними гніздами індикаторів з урахуванням розрядів.

Як рахункові імпульси використовувати імпульси, що виробляються генератором кодів.

Привести часові діаграми.

Примітка: Лічильник К155ИЕ2 складається з тригера з рахунковим входом і лічильника з коефіцієнтом перерахунку, рівним 5. При з'єднанні їх між собою (вихід Q_1 з'єднаний із входом C_2) виходить послідовний двійково-десятковий лічильник, що працює в коді 1-2-4-8 (рис. 2).

Тригери лічильника встановлюються в нульовий стан при подачі на входи R_0 позитивного імпульсу (логічної «1»). При цьому хоча б на одному вході R_9 повинний бути логічний «0».

Для установки лічильника в стан 1001 необхідно на входи R_9 подати логічну «1». При цьому принаймні на одному вході R_0 повинний бути логічний «0».

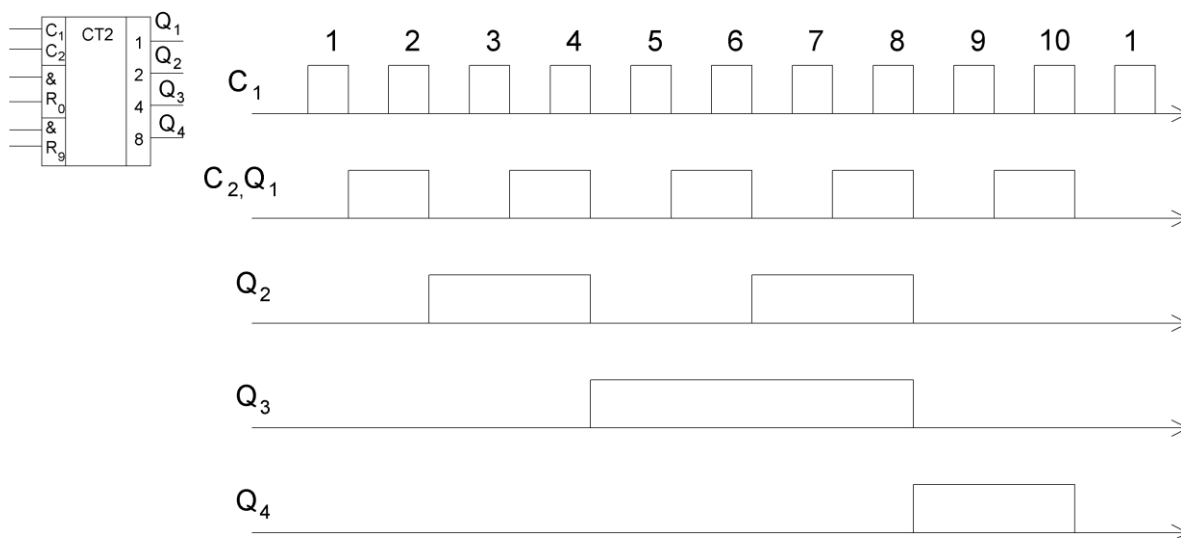


Рис. 2. Схема та часові діаграми, що пояснюють принцип роботи двійково-десятькового лічильника К155ИЕ2

2.2. Дослідити роботу лічильника К155ИЕ2, що забезпечує $\kappa_n \neq 10$. Використовуючи входи R_0 і R_9 зібрати лічильник з $\kappa_n = 6$ (рис. 3). Замалювати часові діаграми вхідних і вихідних імпульсів.

Примітка: Принцип роботи лічильника полягає в тому, що при досягненні необхідного стану (у даному випадку після приходу шести

імпульсів) на двох входах R_0 з'являється логічна «1» і лічильник переходить у стан «0» (рис. 3).

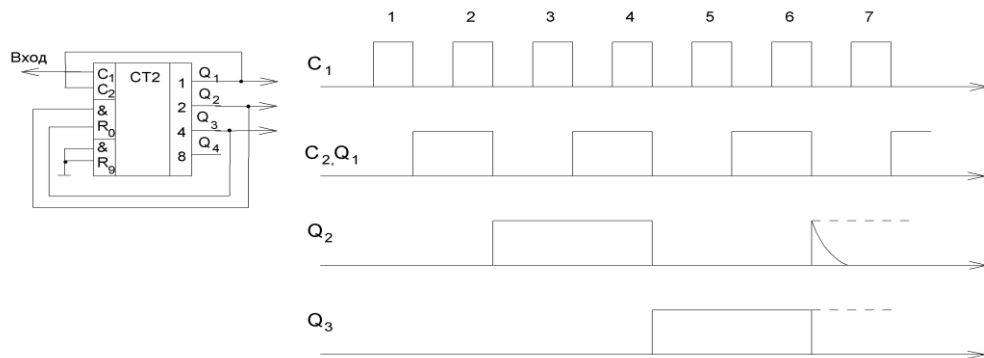


Рис. 3. Схема та часові діаграми, що пояснюють принцип роботи двійково-десятькового лічильника К155ІЕ2 з $\kappa_n = 6$

Аналогічним чином зібрати лічильник з $\kappa_n = 2; 4; 7; 8$ (за завданням викладача). Привести часові діаграми.

Лічильники з кожним κ_n на основі мікросхем К155ІЕ2 можна одержати, використовуючи входи R_9 . У цьому випадку після деякого заданого стану лічильник переходить у стан «9», а після нього в нульове.

На рис.4 приведена схема лічильника з $\kappa_n = 7$ і часові діаграми, що пояснюють його роботу.

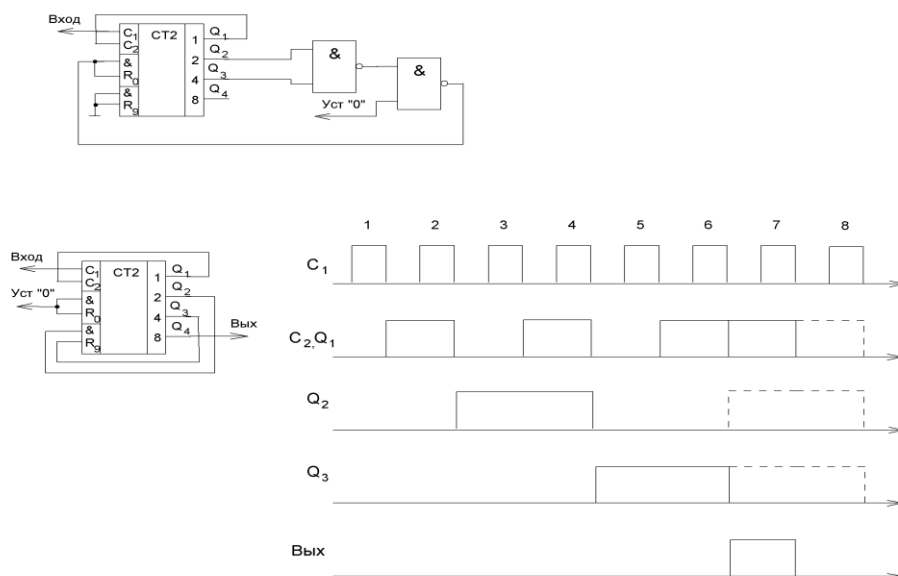


Рис. 4. Схема та часові діаграми, що пояснюють принцип роботи двійково-десятькового лічильника К155ІЕ2 з $\kappa_n = 7$

Аналогічним чином зібрати лічильники з $\kappa_n = 3; 5; 6; 9$ (за вказівкою викладача).

3. Вивчення властивостей лічильника-дільника на 12 (K155IE4).

3.1. Ознайомитися з призначенням зовнішніх виводів мікросхеми K155IE4 і її функціональними можливостями по довіднику [1].

3.2. Вивчити роботу лічильника в режимі ділення на 6 і на 12.

Примітка: Мікросхема K155IE4 містить рахуючий тригер (вхід C_1 , вихід Q_1) і дільник на 6 (вхід C_2). З'єднавши виходи Q_1 з входом C_2 можна одержати $\kappa_n = 12$. Оскільки вихідний код лічильника K155IE4 «1-2-4-8» відрізняється від вхідного коду газорозрядних індикаторів, то для індикації станів лічильника необхідно використовувати світлодіодні індикатори (випромінювання світлодіоду відповідає логічній «1», відсутність світіння логічному «0»).

3.3. Вивчити принципи побудови лічильників на основі мікросхеми K155IE4 з $\kappa_n \neq 12$. Використовуючи входи R_0 зібрати лічильники з $\kappa_n = 3; 4; 5; 7; 8; 9; 10$ (за вказівкою викладача).

Примітка: Принцип побудови аналогічний приведену в пункті 2.3.

4. Дослідження 4-х розрядного двійкового лічильника K155IE5.

4.1. Ознайомитися з призначенням зовнішніх виводів мікросхеми K155IE5 і її функціональними можливостями по довіднику [1].

4.2. Вивчити роботу лічильника K155 IE5 із $\kappa_n = 8; 16$ за допомогою газорозрядних індикаторів. Підключення лічильника до зовнішніх ланцюгів роботи аналогічно пунктові 2.2.

Примітка: Лічильник K155IE5 містить рахунковий тригер і дільник на 8, що складається з трьох тригерів, включених послідовно. Полярність вхідних імпульсів аналогічна мікросхемі K155IE2.

4.3. Дослідити роботу лічильника K155IE5 з $\kappa_n = 3; 4; 5; 6; 7; 9; 10; 13$ (за вказівкою викладача). Показати часові діаграми вхідних і вихідних сигналів.

Примітка: Побудова лічильника з довільним κ_n здійснювати аналогічно пунктові 2.2. На рис. 5 як приклад побудови приведена схема лічильника с $\kappa_n = 10$.

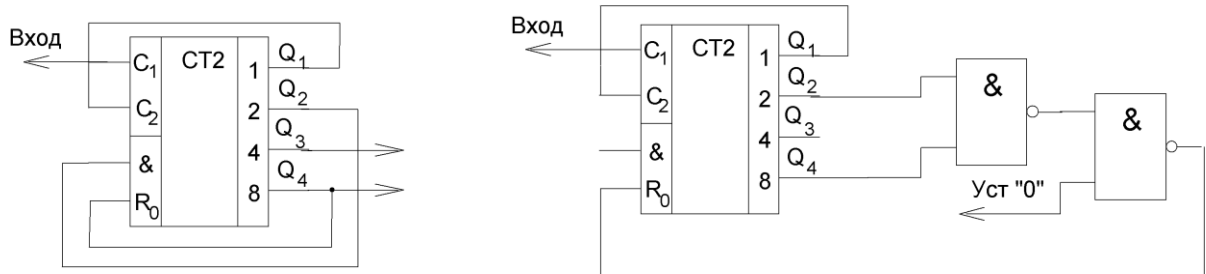


Рис. 4. Схема та часові діаграми, що пояснюють принцип роботи 4-х розрядного двійкового лічильника К155ІЕ5 з $\kappa_n = 10$

5. Дослідження 4-х розрядного двійкового реверсивного лічильника К155ІЕ7.

5.1. Ознайомитися з призначенням зовнішніх висновків лічильника К155ІЕ7 і її функціональними можливостями.

5.2. Дослідити роботу лічильника в режимі сумування і різниці.

Для цього рахункові імпульси з виходу одного з розрядів генератора кодів подати або на вхід +1, або на вхід -1 лічильника. При цьому на вході R0 повинний бути присутнім логічний «0», а на вході С – логічна «1».

Індикацію роботи лічильника здійснювати газорозрядними індикаторами.

5.3. Дослідити роботу лічильника з попередньою установкою початкового коду. Для цього на встановлюючі входи D_1, D_2, D_4, D_8 подати код деякого числа, а на вхід С короткочасно логічний «0». Рахункові імпульси подавати аналогічно пунктові 5.2.

5.4. Дослідити роботу реверсивного лічильника з заданим коефіцієнтом перерахунку. Побудувати реверсивний лічильник з $\kappa_n = 3...15$ (за вказівкою викладача), використовуючи вхід R0 для примусового обнуління лічильника. Примусове обнуління лічильника здійснювати аналогічно пунктові 2.2.

6. Дослідження дільника частоти К155ИЕ8.

6.1. Ознайомитися з призначенням зовнішніх виводів мікросхеми К155ИЕ8 і її функціональними можливостями.

6.2. Вивчити роботу мікросхеми К155ИЕ8 у режимі ділення частоти. Забезпечити на виході частоту $f_{\text{вих}} = \frac{f_{\text{вх}} \cdot N}{64}$ (значення N задається викладачем). Привести осцилограми вхідних і вихідних імпульсів.

IV. Список рекомендованої літератури

1. Довідник по інтегральних мікросхемах під ред. Тарабрина Б.В. – М:Енергія, 1980.
2. Аналогові і цифрові інтегральні мікросхеми. Під ред. Якубовського С.В. – М.: Радянське радіо, 1979.

ЛАБОРАТОРНА РОБОТА № 2

КОМБІНАЦІЙНІ ПРИСТРОЇ НА ЛОГІЧНИХ ЕЛЕМЕНТАХ

I. Мета роботи

Вивчення властивостей деяких типів елементів транзисторно-транзисторної логіки (ТТЛ) серії К155.

Набір логічних елементів, що є у лабораторному макеті, дозволяє досліджувати основні види логічних функції двох аргументів, а також реалізувати задані функції трьох і чотирьох аргументів. На даному лабораторному макеті можна проводити дослідження різних нескладних керуючих пристроїв, зокрема, дешифраторів двійкового коду у десятковий.

II. Опис макету

До складу лабораторного макета входять наступні основні вузли:

1. Набір логічних елементів, входи і виходи яких виведені на складальне поле.
2. Чотирьохрозрядний двійковий лічильник, який використовується як генератор кодів .
3. Індикатори стану логічних елементів і схем.
4. Індикатор десяткових цифр.
5. Джерело живлення.

На набірному полі макета розташовані наступні логічні елементи:

- 8 трьохвходових елементів І;
- 8 двохвходових елементів І;
- 1 чотирьохвходовий елемент АБО;
- 1 трьохвходовий елемент АБО;
- 1 двохвходовий елемент АБО;
- 5 елементів НІ (інверторів).

Входи і виходи логічних елементів приєднані до гнізд, розташованих на лицьовому боці набірної поля. З'єднуючи гнізда провідниками зі штекерами на кінцях, можна реалізувати різні логічні схеми в межах

можливостей набірною поля. Усі логічні елементи підключені до джерела живлення, що виробляє стабілізовану напругу +5 В.

Примітка: Елементи І отримані шляхом послідовного з'єднання елементів І-НІ з елементами НІ. Елементи АБО отримані з елементів 4І-НІ, 3І-НІ, 2І-НІ. На рис. 1 показана схема елемента 2 АБО, зібраного з елементів 2І-НІ мікросхем (МС) типу К155ЛА3.

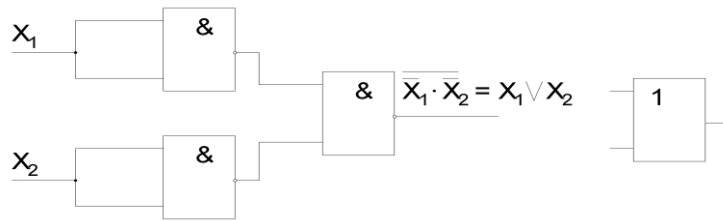


Рис. 1. Схема елемента 2 АБО

Аналогічно реалізуються елементи 3 АБО, 4 АБО. Для одержання елементів 4 АБО використовується 4 елементи 2І-НІ та елемент 4І-НІ, для одержання елемента 3 АБО - 3 елементи 2І-НІ та елемент 3І-НІ.

Генератор кодів служить для завдання наборів аргументів логічних функцій. Основою генератора є 4-розрядний двійковий лічильник на D-тригерах (МС К155ТМ2) (рис. 2). На виходах лічильника можна одержати 16 різних чотирьохрозрядних двійкових чисел.

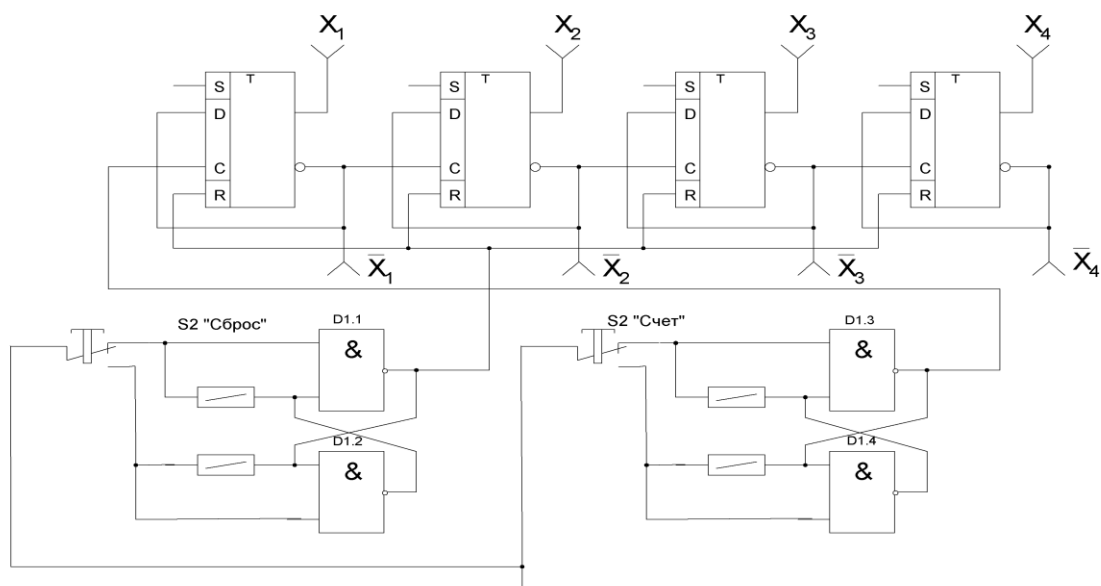


Рис. 2. Схема 4-розрядного двійкового лічильника на D-тригерах

RS -тригер, зібраний на елементах 2І-НІ (D1.1, D1.2) призначений для обнуління лічильника. Для одержання на виходах лічильника коду 0000, необхідно натиснути кнопку «СБРОС». *RS*-тригер на елементах D1.3, D1.4 забезпечує подачу на вхід лічильника рахункових імпульсів. Для одержання потрібного двійкового коду необхідно відповідне число раз натиснути кнопку «СЧЕТ».

Індикація станів логічних елементів і 4-розрядних двійкових чисел на виході лічильника здійснюється за допомогою світлодіодів типу АЛ310А.

Підключення світлодіодів до джерела живлення провадиться МС типу К155ЛА8 (рис. 3). При подачі на гнізда X_1, X_2, X_3, X_4 позитивних сигналів, що відповідають логічній одиниці, світлодіоди $V_2... V_5$ світяться. Струм, що протікає через кожен світлодіод, обмежується резисторами $R_2...R_5$ на рівні ~ 15 мА. При сигналі «0» на гніздах X_1, X_2, X_3, X_4 світлодіоди гаснуть.

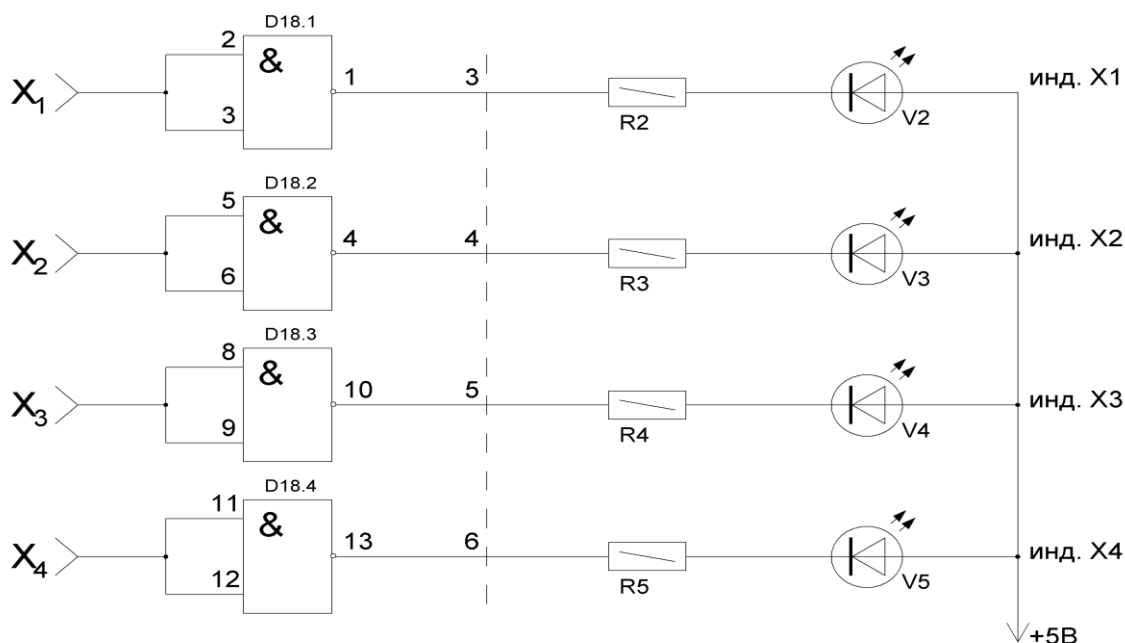


Рис. 3. Схема мікросхеми типу К155ЛА8

Індикатор десяткових цифр зібраний на газорозрядному індикаторі Н1 типу ИН12Б (рис. 4). Транзистори $V_1...V_8$ виконують роль високовольтних ключів. При подачі позитивного зсуву на базу одного з транзисторів він відкривається і підключає до джерела живлення катод, що утворить ту або

іншу цифру. Виникаючий при цьому розряд за формою відповідає десятковій цифрі. Резистори $R_1, R_3, R_5, R_7, R_9, R_{11}, R_{13}, R_{15}$ обмежують базовий струм транзисторів, резистори $R_2, R_4, R_6, R_8, R_{10}, R_{12}, R_{14}, R_{16}$ служать для запирання транзисторів, коли індикатор не з'єднаний з логічними елементами набірного поля. Резистор R_{17} необхідний для обмеження струму через газорозрядний індикатор на рівні ~ 1 мА.

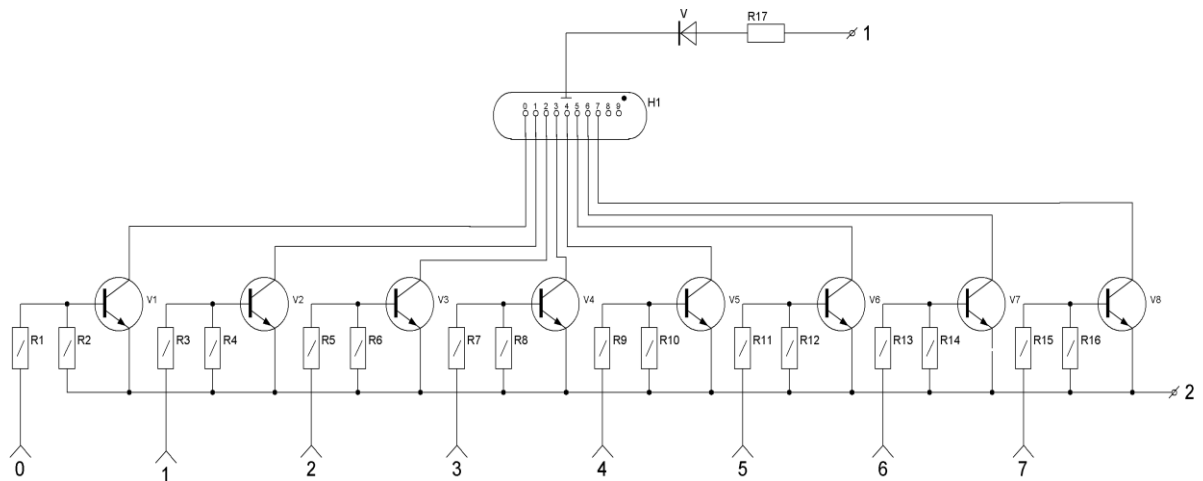


Рис. 4. Схема газорозрядного індикатора Н1 типу ИН12Б

Джерело живлення являє собою стабілізований випрямляч напруги +5 В, змонтований усередині макетів. На лицьовій панелі знаходиться тумблер вмикання джерела і сигнальна лампочка.

III. Програма виконання роботи

1. Дослідити схему 4-х розрядного лічильника, побудованого на D-тригерах (рис. 2). Записати число від 0 до 15 у двійковому коді і, підключивши до прямого виходу кожного розряду лічильника індикатор, перевірити роботу лічильника, подаючи на його вхід імпульси багаторазовим натисканням кнопки «СЧЕТ».

Примітка: попередньо проводиться установка лічильника у нульовий стан.

Лічильник служить генератором кодів для завдання набору аргументів X_1, X_2, X_3, X_4 логічних функцій у наступних пунктах завдання.

2. Зібрати схему, що реалізує мажоритарну логіку (на виході з'являється одиниця, якщо на всіх трьох або на будь-яких двох входах мається одиниця).

3. За допомогою логічних елементів І, АБО, НІ реалізувати наступні функції 2-х аргументів (за вказівкою викладача) $f_1, f_2, f_3, f_4, f_5, f_6, f_7, f_8, f_9, f_{10}, f_{11}, f_{12}$. Логічні функції 2-х аргументів приведені в таблиці 1.

Таблиця 1. Логічні функції 2-х аргументів

Ф-ія	Аргументи	X_1	1	1	0	0	Кон'юнктивна і диз'юнктивна форма
		X_2	1	0	1	0	
f_0	Нульова		0	0	0	0	-----
f_1	Кон'юнкція «І»		1	0	0	0	$X_1 \cdot X_2 = \overline{\overline{X_1} + \overline{X_2}}$
f_2	Диз'юнкція « АБО »		1	1	1	0	$\overline{\overline{X_1} \cdot \overline{X_2}} = X_1 + X_2$
f_3	Штрих Шеффера		0	1	1	1	$\overline{X_1 \cdot X_2} = \overline{X_1} + \overline{X_2}$
f_4	Стрілка Пірса		0	0	0	1	$\overline{X_1 \cdot X_2} = X_1 + X_2$
f_5	Заборона X_1		0	0	1	0	$\overline{X_1} \cdot X_2 = \overline{X_1 + X_2}$
f_6	Заборона X_2		0	1	0	0	$X_1 \cdot \overline{X_2} = \overline{\overline{X_1} + X_2}$
f_7	Інверсія X_1		0	0	1	1	-----
f_8	Інверсія X_2		0	1	0	1	-----
f_9	Рівнозначність		1	0	0	1	$(\overline{X_1} + X_2)(X_1 + \overline{X_2}) = \overline{X_1}X_2 + X_1\overline{X_2}$
f_{10}	Нерівнозначність		0	1	1	0	$(X_1 + X_2)(\overline{X_1} + \overline{X_2}) = \overline{X_1}X_2 + X_1\overline{X_2}$
f_{11}	Імплікація X_1		1	1	0	1	$\overline{\overline{X_1} \cdot X_2} = X_1 + \overline{X_2}$
f_{12}	Імплікація X_2		1	0	1	1	$\overline{X_1 \cdot \overline{X_2}} = \overline{X_1} + X_2$
f_{13}	Повторення X_1		1	1	0	0	-----
f_{14}	Повторення X_2		1	0	1	0	-----
f_{15}	Одинична		1	1	1	1	-----

4. Зібрати схеми для реалізації функцій заданих таблицею 2.

Таблиця 2. Функції, задані таблично

X_1	X_2	X_3	1	2	3	4	5	6	7
0	0	0	1	0	0	0	1	1	1
0	0	1	0	1	0	0	0	1	0
0	1	0	1	0	1	1	1	1	0
0	1	1	0	1	0	1	1	1	0
1	0	0	0	1	1	1	1	0	1
1	0	1	1	0	1	0	1	0	1
1	1	1	0	1	0	0	1	1	1

5. Здійснити вибірку з 4-х розрядного лічильника наступних чисел (за вказівкою викладача):

- усіх парних;
- усіх непарних;
- усіх чисел $N \geq 8$;
- усіх чисел, кратних 4;
- усіх чисел $N \leq 5$;
- чисел 0, 1, 2, 3;
- чисел 4, 5, 6, 7;
- чисел 8, 7, 11, 15;
- чисел 4, 6, 12, 14 і ін.

6. Зібрати наступні схеми дешифраторів для індикації десяткових чисел, записаного в перших трьох розрядах лічильника:

- а) лінійний дешифратор (рис. 5);
- б) прямокутний або матричний дешифратор (рис. 6);
- в) пірамідальний дешифратор (рис. 7).

Примітка: Виходи дешифраторів підключаються до входу індикатора десяткових цифр. При цьому кожній кодівій комбінації, що знімається з

лічильника, повинна відповідати визначена десяткова цифра, що загоряється на цифровому індикаторі.

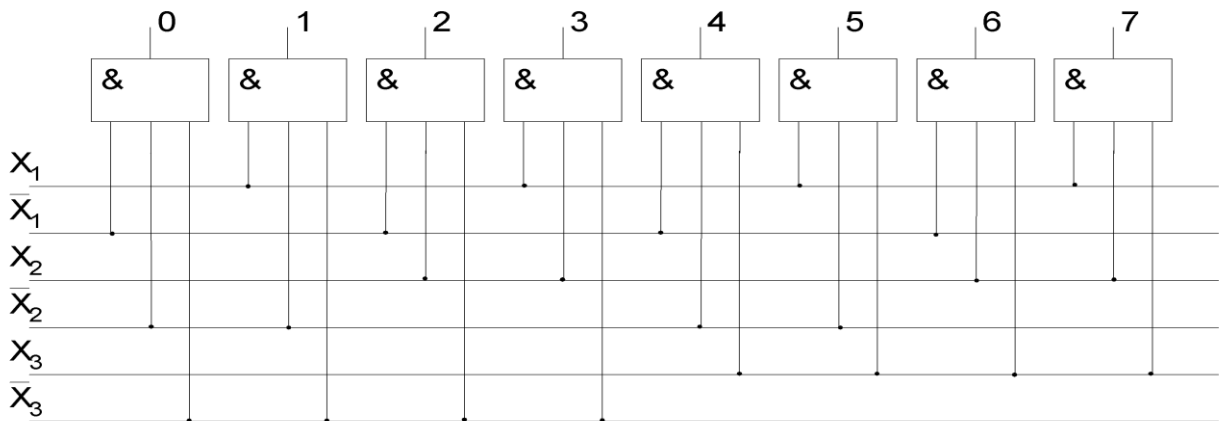


Рис. 5. Схема лінійного дешифратора

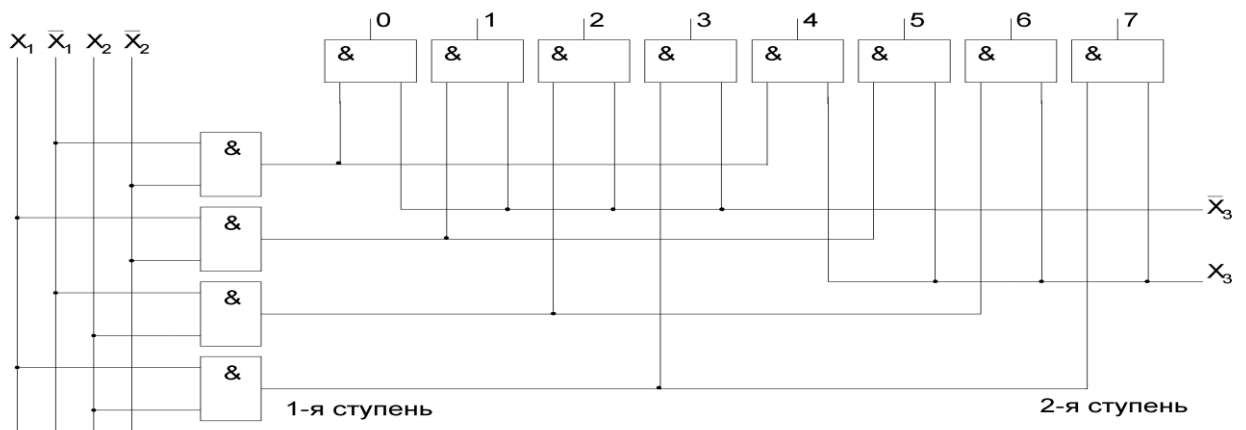


Рис. 6. Схема прямокутного або матричного дешифратора

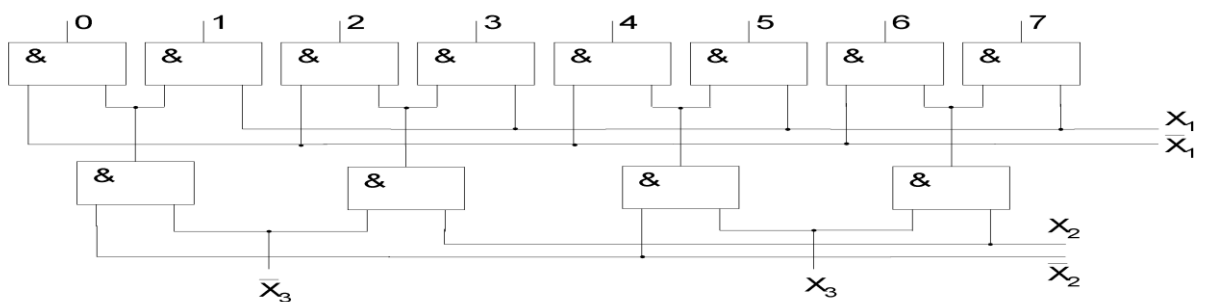


Рис. 7. Схема пірамідального дешифратора

IV. Вказівки до виконання лабораторної роботи

Загальні вказівки:

1. Збірка схем виробляється при виключеному живленні макета.
2. По кожному пункту програми складаються логічні рівняння і виробляється їхня мінімізація.

До пункту 2. Послідовність побудови схеми наступна:

- а) складається таблиця функціонування, де X_1, X_2, X_3 – вхідні сигнали;
 F – вихідний сигнал.

X_1	X_2	X_3	F
0	0	0	0
1	0	0	0
0	1	0	0
1	1	0	1
0	0	1	0
1	0	1	1
0	1	1	1
1	1	1	1

- б) записується вираз функції F в диз'юнктивній нормальній формі (ДНФ), або кон'юнктивній нормальній формі (КНФ);

- в) виробляється мінімізація логічної функції F за допомогою карт Карно або іншими методами;

- г) відповідно до мінімізованого виразу функції F в обраному елементному базисі складається схема пристрою, що реалізує зазначену функцію.

До пункту 4. Послідовність реалізації функцій заданих таблицею 2 аналогічна описаній в зазначених до пункту 2. Наприклад $F_1 = \overline{X_1} \overline{X_2} \overline{X_3} \vee \overline{X_1} X_2 \overline{X_3} \vee X_1 \overline{X_2} X_3 = \overline{X_1} \overline{X_3} \vee X_1 \overline{X_2} X_3$ Схема, що реалізує дану функцію, приведена на рис. 8.

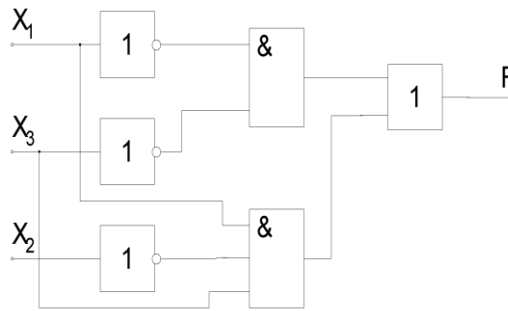


Рис. 8. Схема, що реалізує логічну функцію F_1

Аналітичним образом будуються схеми, що реалізують інші задані функції.

До пункту 5. Вибірка заданих чисел виробляється за методикою, описаної у вказівках до пункту 2.

V. Список рекомендованої літератури

1. Калабеков Б.А., Мамзелев И.Д. «Основи автоматики і обчислювальної техніки». – М.: Связь, 1980, – 296 с.
2. Гулий В.Д., Будений А.В., Артеменко М.Е. «Методичні вказівки з курсу ЕПУ». – К.: КПІ, 1984, – 74 с.
3. Шило В.Л. «Популярні цифрові мікросхеми». – М.: Радіо та зв'язок, 1987, – 352 с.
4. Зельцин Е.А. «Цифрові інтегральні мікросхеми в інформаційно-вимірювальній апаратурі». – Л.: Енергоатоміздат, 1986, – 280 с.

ЛАБОРАТОРНА РОБОТА № 3

СИНТЕЗ КОМБІНАЦІЙНИХ ПРИСТРОЇВ НА ОСНОВІ МУЛЬТИПЛЕКСОРІВ

I. Мета роботи

Вивчити принципи роботи мультиплексорів, а також виробити навички проектування комбінаційних пристроїв (КП) на мультиплексорах.

II. Опис лабораторного макета

Лабораторний макет містить ряд мультиплексорів серії K155 (два мультиплексора 1 із 4-х і два мультиплексора 1 із 8-ми типу КП 2 і КП 7 відповідно), які дозволяють будувати КП, що описуються логічними функціями 3-х, 4-х, 5-х змінних.

Для керування адресними входами мультиплексорів використовується генератор двійкових кодів 1-2-4-8, зібраний на основі 4-хрозрядного асинхронного двійкового лічильника на тригерах D типу. Вхід лічильника з'єднаний з виходом генератора прямокутних імпульсів.

Перевірка правильності функціонування синтезованих КП виконується за допомогою контрольного індикаторного пристрою на газоразрядних індикаторах, що створюють карту Карно 4-х змінних. Для контролю правильності функціонування КП їх виходи необхідно з'єднати з входом індикаторного пристрою і порівняти індуковану карту Карно з картою Карно заданої функції.

Окрім названих пристроїв у макеті мається ряд роз'ємів, з виведеною на них напругою логічного 0 і логічної 1. Ці роз'єми пристосовані для задання рівнів сигналів на інформаційних входах мультиплексорів.

Входи і виходи мультиплексорів під'єднані до роз'ємів, розташованих на лицьовій стороні набірної плати макета. З'єднуючи виходи провідника із штекерами на кінцях, можна реалізувати різні КП на мультиплексорах.

Усі логічні елементи, а також пристрій індикації підключені до джерела живлення, яке вмикається за допомогою клавіш, розташованих на лицьовій панелі.

III. Програма виконання роботи

1. Вивчити принцип роботи мультиплексорів 1 із 4-х і 1 із 8-ми. Для цього на їх інформаційні входи необхідно подати логічні сигнали. Подаючи на адресні входи різні комбінації двійкових чисел, визначити закони керування мультиплексорами.

Примітка: мультиплексори 1 із 4-х керуються двохранним двійковим кодом, а мультиплексори 1 із 8-ми – троххранним двійковим кодом, створеним асинхронним лічильником.

2. Синтезувати схему КП, що описується логічною функцією трьох змінних (заданою викладачем), на мультиплексорі 1 із 4-х. Зібрати КП, підключити його вихід до входу індикаторного пристрою і порівняти індуквану карту Карно з картою Карно, відповідної логічної функції КП.

3. Синтезувати КП, що описується логічною функцією 4-х змінних (задається викладачем), на одному мультиплексорі 1 із 8-ми і двох мультиплексорах 1 із 4-х. Зібрати схеми КП і перевірити достовірність синтезу шляхом порівняння індукваних карт Карно с картами Карно, що відповідають логічним рівнянням.

4. Синтезувати КП, що здійснює вибір з повного набору 4-х рхранних двійкових чисел комбінацій, що відповідають наступним десятичним числам:

- 1) усім парним;
- 2) усім непарним;
- 3) числам 1,2,3,4,5;
- 4) числам, кратним 3;
- 5) числам 1,2,3,9,10,11;
- 6) усім числам ≤ 10 ;
- 7) усім числам > 10 .

5. Синтезувати схему КП, що виконує операцію порівняння двох 2-х рхранних двійкових чисел на мультиплексорах 1 із 4-х і 1 із 8-ми.

Примітка: В якості порівнюваних чисел використовувати відповідні виходи X_1 , X_2 і X_3 , X_4 двійкового лічильника.

6. Синтезувати схему суматора двох однорозрядних чисел на основі мультиплексорів 1 із 4-х.

7. Синтезувати схему генератора імпульсної послідовності, заданої викладачем, на основі мультиплексорів.

IV. Вказівки до виконання лабораторної роботи

Мультиплексори (комутатори) мають ряд інформаційних входів B_1, B_2, \dots , адресні входи A_1, A_2, \dots , вхід для подачі стробуючого сигналу C і один вихід Q (також є додатковий вихід \bar{Q}).

Функціонування мультиплексорів заключається у тому, що при подачі на адресні входи конкретного коду на вихід поступає двійкова інформація з одного з інформаційних входів. При цьому на стробуючому вході повинен бути відповідний сигнал $C=1$ ($C=0$). При відсутності стробуючого сигналу ($C=0$) зв'язок між інформаційними входами і виходом відсутній ($Q=0$).

Функціонування мультиплексора 1 із 4-х визначається логічною функцією $F_{1-4} = \bar{A}_1 \bar{A}_2 B_1 + A_1 \bar{A}_2 B_2 + \bar{A}_1 A_2 B_3 + A_1 A_2 B_4$. А функціонування мультиплексора 1 із 8-ми визначається логічною функцією $F_{1-8} = \bar{A}_1 \bar{A}_2 \bar{A}_3 B_1 + A_1 \bar{A}_2 \bar{A}_3 B_2 + \bar{A}_1 A_2 \bar{A}_3 B_3 + A_1 A_2 \bar{A}_3 B_4 + \bar{A}_1 \bar{A}_2 A_3 B_5 + A_1 \bar{A}_2 A_3 B_6 + \bar{A}_1 A_2 A_3 B_7 + A_1 A_2 A_3 B_8$.

Мультиплексори можуть використовуватись для виготовлення КП, що описуються логічними функціями 3-х, 4-х і 5-ти змінних, відповідно, на одному мультиплексорі 1 із 4-х, 1 із 8-ми і 1 із 16-ти.

Правила побудови КП на одному мультиплексорі:

1) скласти таблицю істинності функцій, що описують КП для всіх наборів змінних;

2) $i-1$ змінну ($i = 3, 4, 5$) починаючи із старшого розряду, подати на адресні входи мультиплексора;

3) на відповідні інформаційні входи мультиплексора подати величини, які визначаються таблицею істинності і належать множині $\{X_1, \bar{X}_1, 0, 1\}$.

Розглянемо приклад реалізації логічної функції, заданої табл. 1.

Таблиця 1. Логічна функція трьох змінних

X_3	X_2	X_1	f	B
0	0	0	1	$B_1(1)$
0	0	1	1	
0	1	0	0	$B_2(X_1)$
0	1	1	1	
1	0	0	1	$B_3(\overline{X_1})$
1	0	1	0	
1	1	0	0	$B_4(0)$
1	1	1	0	

Дана функція може бути реалізована на мультиплексорі 1 із 4-х. Розглядаючи змінні X_3 , X_2 в якості адресних сигналів (X_2 подається на вхід A_1 , X_3 подається на вхід A_2), запишемо праву колонку табл. 1. В ній зобразимо номери тих інформаційних входів, які будуть підключені до виходу мультиплексора при відповідних наборах змінних X_3 , X_2 . Порівнюючи підключені входи $B_1 \div B_4$ із значеннями заданої функції, а також змінної X_1 визначимо сигнали, які необхідно подати на інформаційні входи $B_1 \div B_4$ (зображено у правій колонці табл. 1 в дужках). Принципова схема КП зображена на рис.1.

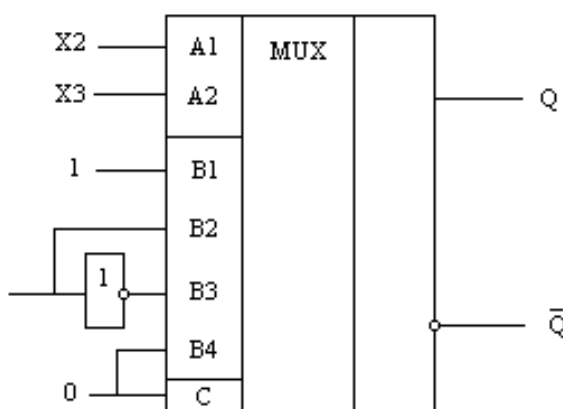


Рис. 1. Принципова схема комбінаційного пристрою на основі мультиплексора 1 із 4-х

Для реалізації КП, що описуються логічними функціями 4-х, 5-ти або 6-ти змінних відповідно на двох мультиплексорах 1 із 4-х, 1 із 8-ми або 1 із 16-ти необхідно:

- 1) скласти таблицю істинності заданої функції для всіх наборів змінних;
- 2) $i-2$ змінні ($i = 4, 5, 6$), починаючи із старшого розряду, подати паралельно на адресні входи обох мультиплексорів;
- 3) змінну з наступним значенням подати на стробуючий вхід першого мультиплексора безпосередньо і через інвертор на стробуючий вхід другого мультиплексора;
- 4) на відповідні інформаційні входи мультиплексора, визначені таблицею істинності, подати величини множини $\{X_1, \overline{X_1}, 0, 1\}$;
- 5) прямі входи мультиплексорів з'єднати із входом елемента АБО, вхід якого буде являтися виходом КП.

Розглянемо приклад реалізації КП, що описується логічною функцією, заданою табл. 2, на двох мультиплексорах 1 із 4-х.

Таблиця 2. Логічна функція чотирьох змінних

X_4	X_3	X_2	X_1	f	B
0	0	0	0	0	$B_1(0)$
0	0	0	1	0	
0	0	1	0	0	$B'_1(X_1)$
0	0	1	1	1	
0	1	0	0	0	$B_2(X_1)$
0	1	0	1	1	
0	1	1	0	1	$B'_2(\overline{X_1})$
0	1	1	1	0	
1	0	0	0	1	$B_3(1)$
1	0	0	1	1	
1	0	1	0	0	$B'_3(X_1)$

1	0	1	1	1	
1	1	0	0	0	$B_4(0)$
1	1	0	1	0	
1	1	1	0	1	$B'_4(1)$
1	1	1	1	1	

Для реалізації заданої функції на двох мультиплексорах 1 із 4-х необхідно на адресні входи обох мультиплексорів подати змінні X_4 і X_3 (X_3 на вхід A_1 , X_4 на вхід A_2), змінну X_2 подати на стобуючий вхід одного мультиплексора безпосередньо, а на стробуючий вхід другого – через інвертор. На інформаційні входи мультиплексорів необхідно подати сигнали, зображені в правому стовбці таблиці 2 у дужках. Принципова схема реалізації заданого КП приведена на рис.2.

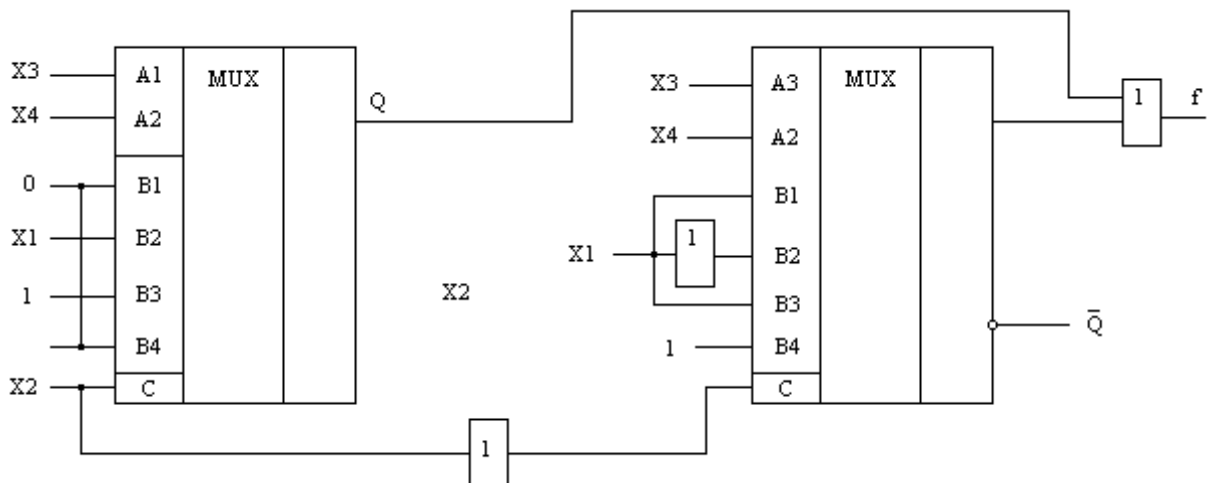


Рис. 2. Принципова схема комбінаційного пристрою на основі двох мультиплексорів 1 із 4-х

V. Зміст протоколу

- 1) Мета роботи.
- 2) Синтез схем по п.2,3,4,5,6,7 програми.
- 3) Схеми синтезованих КП.

VI. Список рекомендованої літератури

1. Калабеков Б.А., Мамзелев И.Д. «Основи автоматики і обчислювальної

техніки». – М.: Связь, 1980, – 296 с.

2. Гулий В.Д., Будений А.В., Артеменко М.Е. «Методичні вказівки з курсу ЕПУ». – К.: КПІ, 1984, – 74 с.

3. Шило В.Л. «Популярні цифрові мікросхеми». – М.: Радіо та зв'язок, 1987, – 352 с.

4. Зельцин Е.А. «Цифрові інтегральні мікросхеми в інформаційно-вимірювальній апаратурі». – Л.: Енергоатоміздат, 1986, – 280 с.

ЛАБОРАТОРНА РОБОТА № 4

УНІВЕРСАЛЬНИЙ ПЕРЕТВОРЮВАЧ КОДІВ

I. Мета роботи

Вивчення принципів побудови й функціонування універсального програмувального перетворювача 8-ми розрядного вхідного коду у 8-ми розрядний вихідний код, побудованого на основі оперативних запам'ятовувальних пристроїв (ОЗП).

II. Опис лабораторного макета

Досліджуваний перетворювач кодів побудований на основі ОЗП (мікросхеми 505РУ4 ємністю 256 біт). Для одержання розрядності вхідного й вихідного кодів, рівної восьми, застосовуються 8 таких мікросхем. Структурна схема перетворювача представлена на рис. 1.

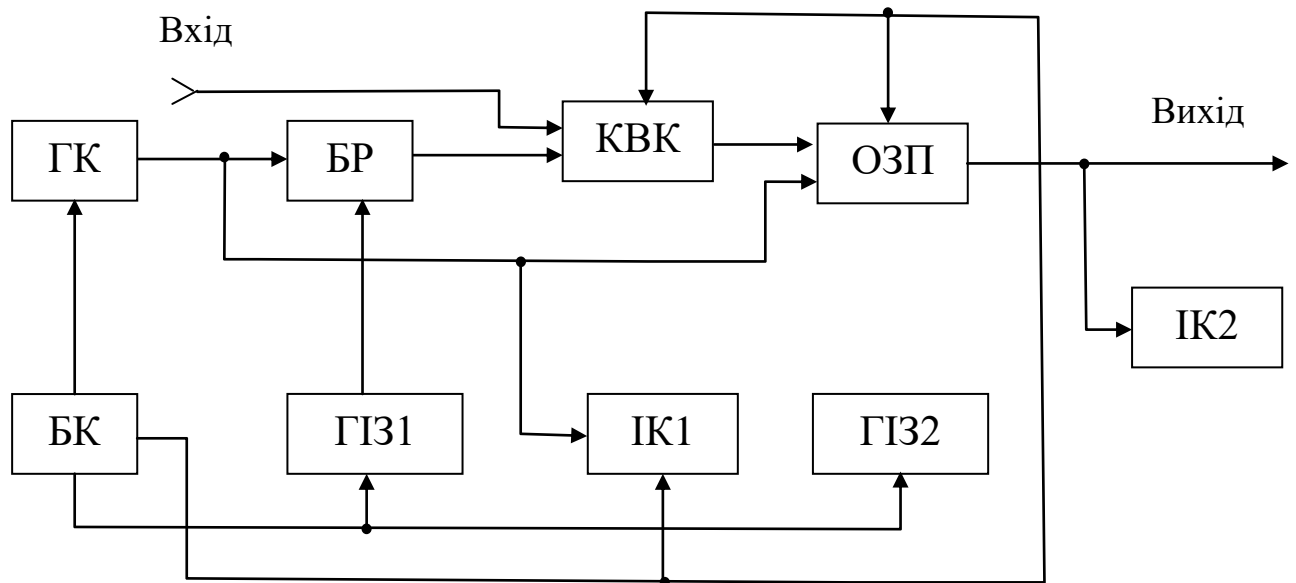


Рис. 1. Структурна схема перетворювача кодів

До складу перетворювача входять наступні блоки:

- генератор коду (ГК); (МС01...04)
- буферний регістр (БР); (МС 06...07)
- комутатор вхідного коду (КВК); (МС 014...017)
- оперативні запам'ятовувальні пристрої (ОЗП); (МС 24...31)
- блок керування (БК);

- генератор імпульсів запису (ГІЗ1 5) у буферний регістр БР;
- індикатор вхідного коду й коду генератора коду (ІК1);
- генератор імпульсів запису (ГІЗ2) в ОЗУ;
- індикатор вихідного коду (ІК2).

Принципова схема перетворювача представлена на рис. 2.

Перетворювач працює у двох режимах – програмування і робочому. ГК служить для забезпечення режиму програмування ОЗП. Він являє собою 8-ми розрядний паралельний регістр виконаний на *RS*-тригерах, у якості яких використовуються *D*-тригери (МС 155ТМ2) у відповідному включенні. Регістр керується дев'ятьма кнопками, вісім з яких призначені для запису сигналів “логічна одиниця” (надалі – “1”), а дев'ята – для скидання в стан, що відповідає “логічному нулю” (надалі – “0”). За допомогою 8-ми установочних кнопок набираються вхідний і вихідний коди перетворювача в режимі програмування. Для контролю коду, що набирається, передбачено ІК1, що після натискання кнопки “СБРОС” підключається до виходу ГК і відображає набраний на пульті код.

Спочатку набирається вхідний код, після чого натискають кнопку “ВХОДНОЙ КОД”. При цьому спрацьовує ГІЗ1, виконаний на основі *RS*-тригера, й інформація із ГК записується в паралельний 8-ми розрядний БР, що необхідний для використання того самого ГК для завдання як вхідного, так і вихідного коду. БР побудований на основі *D*-тригерів (МС 155ТМ5). Одночасно з натисканням кнопки “ВХОДНОЙ КОД” індикатор коду ІК1 відключається від ГК і підключається до адресної (вхідної) шини ОЗП, про що свідчить вимикання індикатора “СБРОС”. При цьому ІК1 відображає вхідний код.

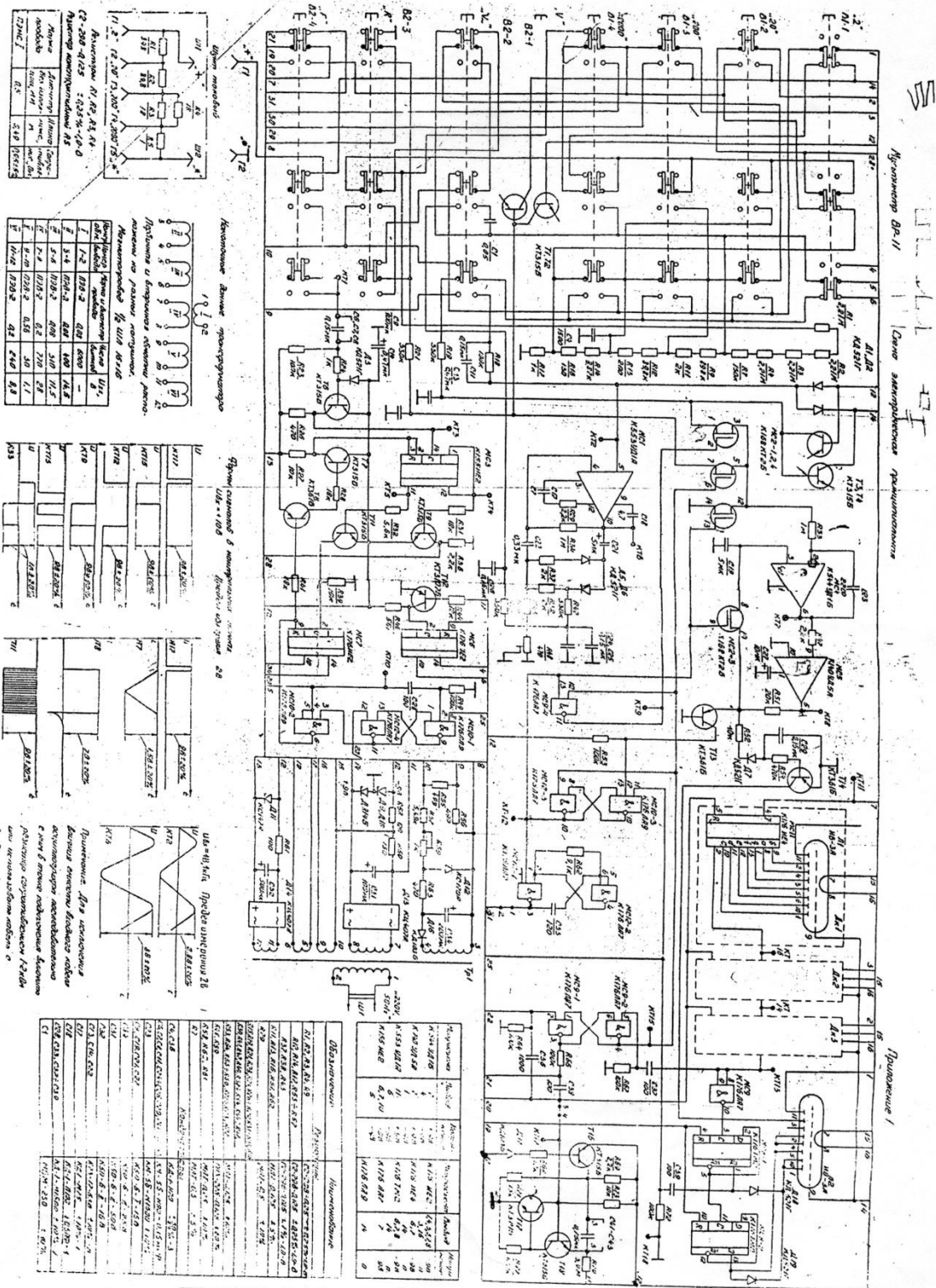


Рис. 2. Принципова схема перетворювача кодів

Для набору вихідного коду, що відповідає набраному вхідному коду, необхідно знову натиснути кнопку “СБРОС”. При цьому загоряється індикатор режиму “СБРОС” й ІК1 знову підключається до виходу ГК та відображає режим скидання останнього (нулі у всіх розрядах ІК1). Після цього набирають вихідний код і натискають кнопку “ВЫХОДНОЙ КОД”. При цьому спрацьовує ПІЗ2. Індикатор вихідного коду ІК2 показує записаний в ОЗП вихідний код, а ІК1 знову підключається до адресної шини ОЗП (про що свідчить вимикання індикатора режиму “СБРОС”) і відображає вхідний код. Аналогічно програмуються й інші комірки ОЗП.

Для забезпечення режиму програмування тумблер “КОД ВНЕШНИЙ – КОД ВНУТРЕННИЙ” повинен перебувати в положенні “КОД ВНУТРЕННИЙ”, а перемикач “РАБОТА – ХРАНЕНИЕ” у положенні “РАБОТА”. Комутатор КВК виконаний на МС 155ЛР1 і призначений для підключення адресної шини ОЗП або БР у режимі програмування, або до вхідного роз’єму в режимі “РАБОТА”. Комутатор керується тумблером “КОД ВНЕШНИЙ - КОД ВНУТРЕННИЙ”. БУ містить у собі всі кнопки й тумблери й задає режим роботи перетворювача. Вхідні й вихідні рівні сигналів перетворювача погоджені з рівнем сигналів ТТЛ-логіки.

Для роботи перетворювача необхідні дві живлячі напруги “+5В” і “+12В”, які забезпечуються за допомогою блоку живлення, що працює від мережі 220В, 50Гц.

III. Програма виконання роботи

1. Вивчити структурну й принципову схеми перетворювача кодів.
2. Усвідомити призначення окремих блоків, принципи їхнього функціонування, а також послідовність роботи перетворювача в режимі програмування й робочому режимі.
3. Запрограмувати перетворювач для перетворення коду Грея у двійковий код (див. п. вказівки до виконання лабораторної роботи).
4. Вивчити роботу перетворювача в робочому режимі від зовнішнього генератора кодів.

5. Запрограмувати перетворювач для перетворення двійкового коду 8421 у двійковий код 2421.

6. Запрограмувати перетворювач для перетворення двійкового коду 8421 у код з надлишком 3.

7. Запрограмувати перетворювач для перетворення 4-хразрядного двійкового коду в код Хемінга.

IV. Вказівки до виконання лабораторної роботи

До пункту 3. Програмування перетворювача виконується в наступному порядку:

1. Складаємо таблицю відповідності коду Грея двійковому коду (табл. 1).

Таблиця 1. Таблиця відповідності коду Грея двійковому коду

Розряди	Код Грея				Двійковий код			
	№	4	3	2	1	4	3	2
0	0	0	0	0	0	0	0	0
1	0	0	0	1	0	0	0	1
2	0	0	1	1	0	0	1	0
3	0	0	1	0	0	0	1	1
4	0	1	1	0	0	1	0	0
5	0	1	1	1	0	1	0	1
6	0	1	0	1	0	1	1	0
7	0	1	0	0	0	1	1	1
8	1	1	0	0	1	0	0	0
9	1	1	0	1	1	0	0	1
10	1	1	1	1	1	0	1	0
11	1	1	1	0	1	0	1	1
12	1	0	1	0	1	1	0	0
13	1	0	1	1	1	1	0	1
14	1	0	0	1	1	1	1	0
15	1	0	0	0	1	1	1	1

2. Тумблер “КОД ВНЕШНИЙ – КОД ВНУТРЕННИЙ” встановлюється в положення “КОД ВНУТРЕННИЙ”.

3. Тумблер “РАБОТА – ХРАНЕНИЕ” встановлюється в положення “РАБОТА”.

4. Вмикаємо тумблер живлення.

5. Натискаємо кнопку “СБРОС”. При цьому загоряється індикатор режиму “СБРОС”. Індикатор вхідного коду повинен відображати “0” у всіх розрядах, індикатор вихідного коду встановлюється в невизначений стан.

6. За допомогою розрядних кнопок набираємо вхідний код з першого рядка таблиці відповідності (у цьому випадку всі нулі, тому кнопки не натискаємо).

7. Натискаємо кнопку “ВХОДНОЙ КОД”. Індикатор режиму “СБРОС” гасне, а індикатор вхідного коду висвічує вхідний код (у цьому випадку всі світлодіоди індикатора будуть погашені).

8. Натискаємо кнопку “СБРОС”.

9. Набираємо вихідний код з першого рядка таблиці відповідності (у цьому випадку знову всі нулі – кнопки не натискаємо).

10. Натискаємо кнопку “ВЫХОДНОЙ КОД”. Індикатор режиму “СБРОС” гасне, індикатор вхідного коду показує попередньо набраний вхідний код, індикатор вихідного коду – вихідний код з першого рядка таблиці.

11. Натискаємо кнопку “СБРОС”.

12. Переходимо до пункту 6 і використовуємо другий рядок таблиці й т.д. до останнього рядка таблиці відповідності.

13. Після закінчення програмування в комірках ОЗП, адреси яких визначаються вхідним кодом, записані відповідні вихідні коди. Повторне завдання вхідного коду приводить до вилучення з відповідної цьому коду комірки ОЗУ попередньо записаного вихідного коду.

До пунктів 5, 6. Послідовність програмування перетворювачів аналогічна описаній у вказівках до пункту 3. Таблиці відповідності для перетворювачів складаються під час самостійної підготовки.

V. Зміст протоколу

- 1) Мета роботи.
- 2) Структурна схема перетворювача кодів.
- 3) Таблиці відповідності кодів по п. 3, 5, 6, 7 програми.

VI. Список рекомендованої літератури

1. Темников Ф.Е., Афонин В.А., Дмитриев В.И. Теоретические основы информационной техники. М.: “Энергия”, 1979.

2. Аналоговые и цифровые интегральные схемы. Под ред. Якубовского С.В., М.: “Сов. радио”, 1979.

3. Орнатский П.П. Автоматические измерения и приборы. К.: “Вища школа”, 1980.

ЛАБОРАТОРНА РОБОТА № 5

АНАЛОГО-ЦИФРОВИЙ ПЕРЕТВОРЮВАЧ ПОДВІЙНОГО ІНТЕГРУВАННЯ

I. Мета роботи

Ознайомлення з принципами вимірювання електричних величин, вивчення принципу роботи перетворювача напруги – код (ПНК) подвійного інтегрування.

II. Теоретичні відомості

Основою макета лабораторної роботи служить мультиметр типу ВР-II. Мультиметр призначений для вимірювання основних електричних величин:

- Напруги постійної і змінної;
- Опору постійному струму;
- Сили постійного і змінного струмів з використанням зовнішнього шунта. На рис. 1 зображено структурну схему мультиметра.

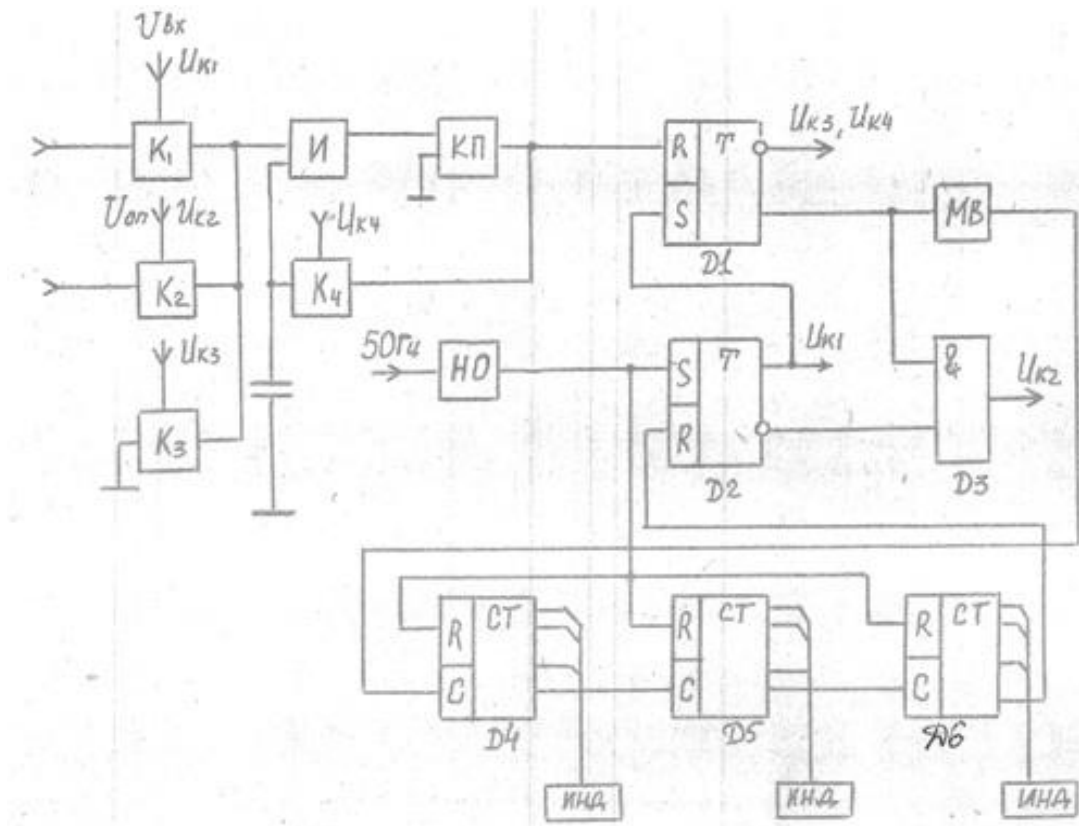


Рис.1. Структурна схема мультиметра

Вимірювані величин, за допомогою вхідного дільника напруг і відповідного перетворювача трансформуються в нормовану аналогову напругу, яка потім вимірюється за допомогою ПНК подвійного інтегрування.

Суть методу аналого-цифрового перетворення методом подвійного інтегрування полягає в наступному. На першому такті вимірювана напруга інтегрується протягом зразкового часу. При цьому вихідна напруга інтегратора зростає за законом:

$$U_{ВИХ}(t) = \frac{1}{\tau} \int_0^t U_{ВХ} dt ,$$

де τ – постійна часу інтегрування.

В момент часу $t = T_1$ вихідна напруга $U_{ВИХ}$ досягає значення:

$$U_{ВИХ}(T_1) = \frac{1}{\tau} \int_0^{T_1} U_{ВХ} dt .$$

З цього моменту починається другий такт інтегрування T_2 , протягом якого до входу інтегратора прикладається зразкова напруга $U_{ОН}$ з полярністю протилежною до вимірюваної. Тривалість другого такту визначається часом спадання вихідної напруги інтегратора до нульового значення.

Для визначення тривалості другого такту інтегрування запишемо рівняння:

$$U_{ВИХ}(T_2 + T_1) = U_{ВИХ}(T_1) - \frac{1}{\tau} \int_{T_1}^{T_1+T_2} U_{он} dt .$$

Звідки після перетворень знайдемо

$$T_2 = \frac{1}{U_{он}} \int_0^{T_1} U_{ВХ} dt .$$

На рис.2 наведені епюри вихідної напруги інтегратора (пунктир відповідає більшому значенню вхідної напруги).

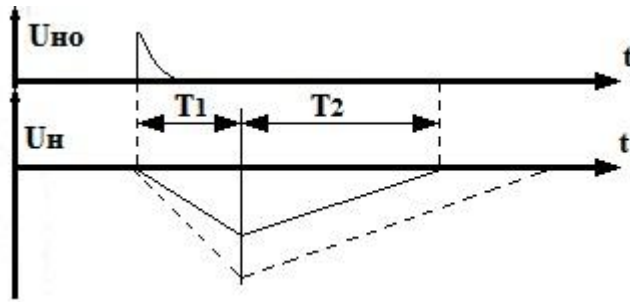


Рис. 2. Елюри вихідної напруги

Таким чином, тривалість другого такту інтегрування пропорційна середньому значенню вимірюваної напруги, причому величина не залежить від постійної часу інтегратора, що зменшує похибку. Для отримання відліку в цифровій формі інтервал T_2 заповнюється імпульсами зразкової частоти F_0 . При постійній величині вхідної напруги величина відліку дорівнює:

$$N = F_0 T_2 = \frac{T_1 F_0}{U_{оп}} U_{вх}.$$

Для спрощення схеми формування часового інтервалу, його тривалість приймають рівною $T_1 = N_0 / F_0$ де N_0 – максимальний відлік лічильника, який відповідає максимальній вхідній напрузі. Остаточний вираз для визначення величини відліку має вигляд:

$$N = N_0 U_{вх} / U_{оп}$$

Таким чином, при стабільній частоті імпульсів генератора величина відліку не залежить від періоду повторення імпульсів зразкової частоти.

Функціональна схема ПНК подвійного інтегрування наведена на рис.3.

Ключ K_1 підключає до входу інтегратора вхідну напругу $U_{вх}$ на час T_1 під час першого такту інтегрування. Ключ K_2 замикається під час другого такту на час T_2 , підключаючи на вхід інтегратора зразкову напругу $-U_{оп}$. Компаратор КП фіксує момент проходження вихідної напруги інтегратора через нульове значення. Ключі K_3 і K_4 замикаються синхронно в інтервалах між циклами вимірів і служать для корекції дрейфу нуля. У цей час в лічильнику D4 ... D6 зберігається кодівий еквівалент вимірюваної напруги.

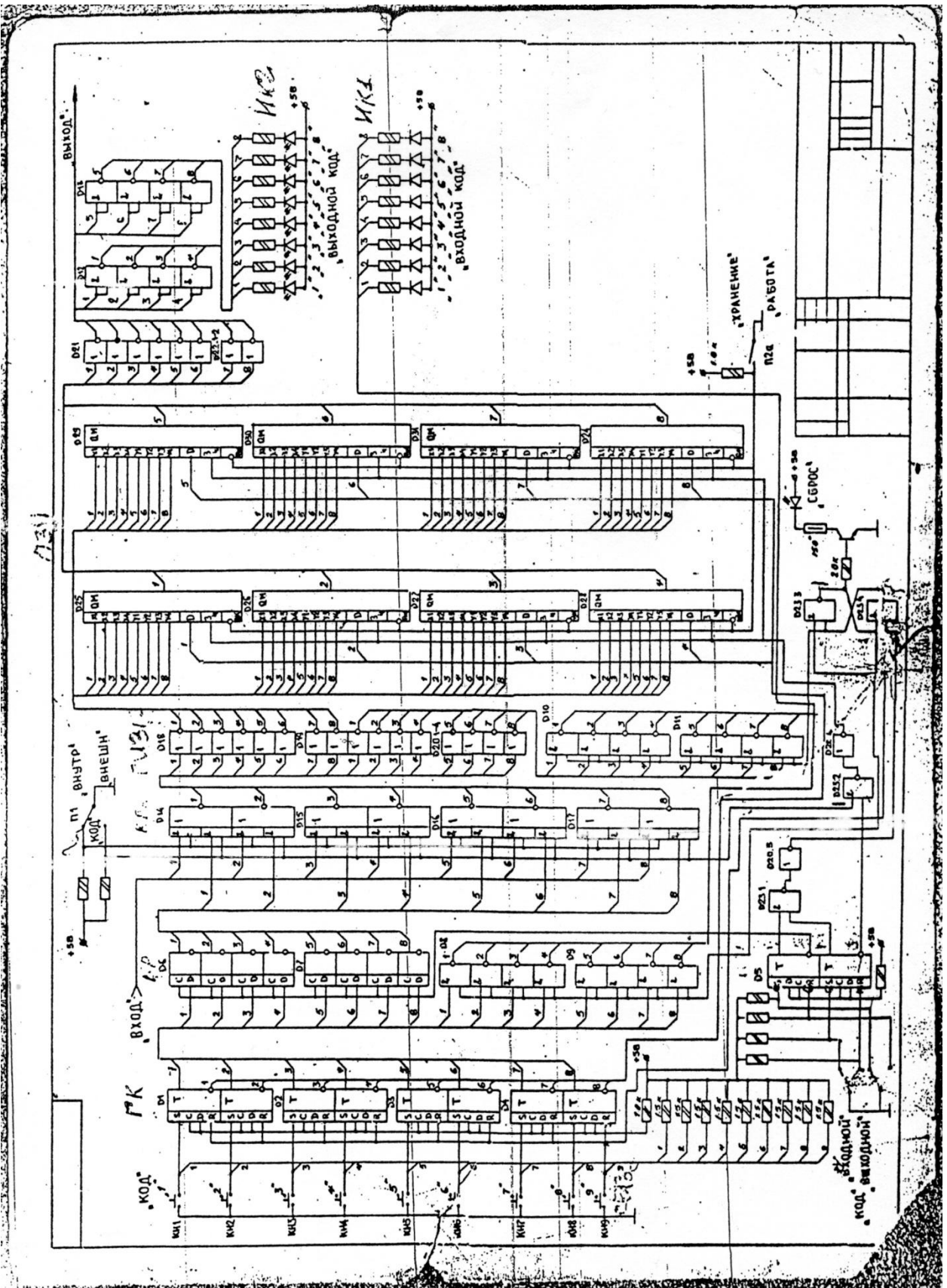


Рис. 3. Функціональна схема ПНК подвійного інтегрування

Система керування ключами містить 2 тригера D1 і D2 і логічний елемент D3. Синхронізація системи керування здійснюється моментами переходу мережевої напруги, що використовується в якості первинного джерела живлення, через нульове значення. При цьому нуль-орган видає імпульс початку циклу вимірювання $T_1 \div T_2$, тригери D1 і D2 встановлюються в одиничний стан і обнуляються показання лічильників D4 ... D6. Мультивібратор MB виробляє імпульси зразкової частоти F_0 . По закінченні 1000 імпульсу переключається тригер D2, завершуючи формування інтервалу T_1 , під час якого замкнутий. Тригер D1 знаходиться в одиничному стані протягом циклу вимірювання $T_1 \div T_2$, перемикаючись під дією вихідної напруги компаратора КП в момент, коли вихідна напруга інтегратора стає рівним нулю. Напруга його інверсного виходу управляє роботою ключів K_3, K_4 . Напруга управління ключем K_2 формується в результаті логічної обробки вихідних сигналів тригерів D1 і D2.

III. Програма виконання роботи

1. Вивчити принцип роботи, функціональну і принципову схему АЦП.
2. Для двох значень вимірюваної напруги зняти осцилограми напруг у контрольних точках макета.

IV. Зміст протоколу

- 1) Мета роботи.
- 2) Принципова схема перетворювача змінної напруги в постійну.
- 3) Функціональна схема АЦП.
- 4) Часові діаграми роботи АЦП для двох значень напруги.

V. Список рекомендованої літератури

1. Орнатский П.П. Автоматические измерения и приборы. К.: Вища школа, 1980, – 560 с.

2. Гиттис Э.И., Пискулов Э.А. Аналого-цифровые преобразователи. М.: Энергоиздат, 1981, – 360 с.

**НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ
СІКОРСЬКОГО»**

**Факультет електроніки
Кафедра промислової електроніки**

Лабораторна робота № 1

Дослідження двійкових лічильників