

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»
ФАКУЛЬТЕТ ЕЛЕКТРОНІКИ
КАФЕДРА «ПРОМИСЛОВОЇ ЕЛЕКТРОНІКИ»

ЗАТВЕРДЖУЮ

Декан ФЕЛ

(підпис) В.Я. Жуйков
(ініціали, прізвище)

« ____ » _____ 20__ р.

(підпис) В.Я. Жуйков
(ініціали, прізвище)

« ____ » _____ 20__ р.

«МІКРОПРОЦЕСОРНІ СИСТЕМИ»

РОБОЧА ПРОГРАМА
кредитного модуля

підготовки	магістр професійний
в галузі знань	17 Електроніка та телекомунікації
спеціальності	171 Електроніка
спеціалізації	Електронні компоненти і системи
форма навчання	денна

Ухвалено методичною комісією
факультету електроніки
Протокол від 30.06.2017 р. № 06/17

Голова методичної комісії

(підпис) С.А. Найда
(ініціали, прізвище)

« ____ » _____ 20__ р.

Робоча програма кредитного модуля «Мікропроцесорні системи» для підготовки магістрів в галузі знань 17 Електроніка та телекомунікація за спеціальністю 171 Електроніка за спеціалізацією «Електронні компоненти і системи» за денною формою навчання складена відповідно до програми навчальної дисципліни «Мікропроцесорні системи».

Розробники робочої програми:

д.т.н., проф. кафедри «Промислова електроніка» Терещенко Т.О. _____
(посада, науковий ступінь, вчене звання, прізвище, ім'я, по батькові) (підпис)

_____ (посада, науковий ступінь, вчене звання, прізвище, ім'я, по батькові) _____ (підпис)

_____ (посада, науковий ступінь, вчене звання, прізвище, ім'я, по батькові) _____ (підпис)

Робочу програму затверджено на засіданні кафедри промислової електроніки

Протокол від «21» червня 2017 року № 12

Завідувач кафедри
_____ Ю.С. Ямненко
(підпис) (ініціали, прізвище)

«21» червня 2017 р.

ОПИС КРЕДИТНОГО МОДУЛЯ

Галузь знань, напрям підготовки, освітньо-кваліфікаційний рівень	Загальні показники	Характеристика кредитного модуля
17 Електроніка та телекомунікації <small>(шифр і назва)</small>	Назва дисципліни, до якої належить кредитний модуль «Мікропроцесорні системи»	Форма навчання денна
Напрямок підготовки 171 Електроніка	Кількість кредитів ECTS 5,5	Статус кредитного модуля Навчальні дисципліни професійної та практичної підготовки
Спеціальність 171 Електроніка <small>(назва)</small>		Цикл до якого належить кредитний модуль Цикл професійної підготовки.
Спеціалізація Електронні компоненти і системи <small>(назва)</small>		Рік підготовки п'ятий Семестр 9
Освітньо-кваліфікаційний рівень Магістр	Загальна кількість годин 165	Практичні (лабораторні) 18 год. Самостійна робота 93 год
	Тижневих годин: аудиторних – 4 СРС – 5,17	Вид та форма семестрового контролю екзамен

Курс «Мікропроцесорні системи» є компонентом циклу професійної підготовки спеціалістів освітньо-кваліфікаційного рівня «Магістр» за напрямом 171 Електроніка, і відноситься до циклу дисциплін професійної та практичної підготовки.

Вивчення дисципліни базується на знаннях, отриманих студентами при вивченні таких кредитних модулів як «Мікропроцесорна техніка»; Персона-

льні комп'ютери», «Основи програмування», "Програмування" та «Алгоритмічні мови».

Засвоєння матеріалу кредитного модуля «Мікропроцесорні системи» створює базу для вивчення дисциплін: «Електронні системи»; «Сучасні напрямки комп'ютерної та мікропроцесорної техніки».

2. МЕТА ТА ЗАВДАННЯ КРЕДИТНОГО МОДУЛЯ

Мета курсу - дати студентам ґрунтовні знання принципів роботи і засобів проектування мультимікропроцесорних систем та навчання практичним навикам проектування таких систем.

Основними завданнями є отримання знань з методів та засобів розробки апаратної частини та програмного забезпечення мультимікропроцесорних систем та систем з комп'ютерами.

Студенти повинні знати:

- загальні принципи побудови та функціонування мультимікропроцесорних систем
- методи та засоби розробки спеціалізованих та промислових мікропроцесорних систем з персональними комп'ютерами як ланками керування та обчислення керуючого впливу.

Студенти повинні вміти:

- самостійно працювати з науково-технічною літературою по мікропроцесорним системам різноманітного призначення;
- використовувати набуті знання при проектуванні спеціалізованих та промислових мікропроцесорних систем
- розробляти програмне забезпечення спеціалізованих та промислових мікропроцесорних систем.
- використовувати набуті знання при проектуванні апаратної частини електронних пристроїв з мікропроцесорами і мікро-ЕОМ;
- розробляти програмне забезпечення електронних пристроїв з мікропроцесорами;

бути ознайомленими із:

- загальними концепціями проектування мультимікропроцесорних систем.

3. СТРУКТУРА КРЕДИТНОГО МОДУЛЯ

Найменування розділів, тем	Розподіл навчального часу			
	Всього	Лекції	Комп'ютерний практикум	СРС*
<u>Розділ 1. Розподілені мультимікроконтролерні системи</u>				
Тема 1.1. Основні поняття курсу. Області застосування та принципи побудови розподілених мікроконтролерних систем.	2	2		
Тема 1.2 Мультимікропроцесорна система з інтерфейсом першого рівня UART.	2	2		
Тема 1.3. Послідовний периферійний інтерфейс SPI.	4	4		
Тема 1.4. Шина I2C.	6	6		
Тема 1.5 Двопровідний послідовний інтерфейс TWI.	4	4		
Тема 1.6. CAN інтерфейс.	3	3		
Тема 1.7. Однопровідний інтерфейс 1-Wire.	9	2		7
Контрольна робота №1	6	1		5
<u>Розділ 2. Мікропроцесорні системи на базі бортових та промислових комп'ютерів</u>				
Тема 2.1. Підсистема обробки даних мікросупутника	4	4		
Тема 2.2. Архітектура IBM – сумісних персональних ЕОМ. Організація шин розширення у комп'ютерах.	18	2	4	17
Тема 2.3. Обчислювальний модуль IBM PC.	28	3	10	20
Тема 2.4. CMOS пам'ять і годинник реального часу.	2	2		
Тема 2.5. Підключення обладнання користувача до системної шини ISA	19	2	4	13
Тема 2.6. Адаптер паралельного інтерфейсу.	4	4		10
Тема 2.7. Адаптер послідовного інтерфейсу.	2	2		10
Тема 2.8. PCI – шина.	2	2		
Тема 2.9. Периферійна шина USB.	2	2		
Контрольна робота №2	6	1		5
<u>Розділ 3. Сучасні мультипроцесорні системи.</u>				
Тема 3.1. Класифікація систем паралельної обробки даних.	2	2		
Тема 3.2 Багатоядерні процесори.	4	4		
Індивідуальне завдання (розрахунково-графічна робота)	15			20
Підготовка до екзамену	36			16
Всього в семестрі	165	54	18	93

* тематика СРС відповідає тематиці робіт з комп'ютерного практикуму

4. ЛЕКЦІЙНІ ЗАНЯТТЯ

Розділ 1 . Розподілені мікроконтролерні системи

Тема 1.1. Основні поняття курсу. Области застосування та принципи побудови розподілених мікроконтролерних систем.

Лекція 1. Основні поняття курсу. Перелік задач мікропроцесорних систем у спеціалізованому і промисловому обладнанні. Области застосування та принципи побудови розподілених мікроконтролерних систем Приклади спеціалізованих та промислових мікропроцесорних систем [1, лекція 1; 2, с 42-44; додаткова 1, с.34-37; додаткова 3, с. 136-138.]

Тема 1.2. Мультимікропроцесорна система з інтерфейсом першого рівня UART. Принципи організації мультимікропроцесорних систем. Узагальнена структурна схема мультимікропроцесорної системи

Лекція 2 Універсальний асинхронний прийомопередатчик (UART). Приклад системи з інтерфейсами RS232 і UART. Апаратне сполучення ПК і мікроконтролера. Схема підключення мікроконтролера. Підпрограма видачі й прийому одного байта інформації. Приклад обміну по UART. Апаратне сполучення ПК і мікроконтролера. Схема підключення мікроконтролера. Підпрограма видачі й прийому одного байта інформації. Приклад обміну по UART. [1, лекція 2; додаткова 3, с. 136-138; 9]

Тема 1.3. Послідовний периферійний інтерфейс SPI

Лекція 3 Послідовний периферійний інтерфейс SPI (Serial Peripheral Interface). Особливості архітектури сучасних мікроконтролерних систем, оснащених послідовним периферійним інтерфейсом SPI. Схема підключення двох МК по інтерфейсу SPI. Режими роботи. [1, лекція 3; 26]

Лекція 4 Регістри SPI. Базовий та розширений інтерфейс SPI. Архітектура 4х-провідної SPI шини з одним ведучим й декількома веденими. Архітектура 3х-провідної SPI шини з одним ведучим й веденим. Архітектури 4х-провідної SPI шини із двома ведучими. Двопроцесорні архітектури з поділюваним ресурсом SPI. МК ST7Lite. [1, лекція 4; 26]

Тема 1.4. Шина I2C.

Лекція 5. Загальні відомості. Достоїнства та недоліки шини I2C. Приклад конфігурації шини. Підключення I2C-пристроїв до шини. Пересилка біта даних. Сигнали START і STOP. Пересилка байта. Підтвердження. [1, лекція 5; 12]

Лекція 6 Синхронізація. Арбітраж. Використання механізму синхронізації як процедури керування зв'язком. Формати з 7-бітною адресою. Адреса загального виклику. Байт СТАРТУ. [1, лекція 6; 12]

Лекція 7 Сумісність із CBUS. Підключення I2C пристроїв. Доповнення до специфікації шини I²C Швидкий режим. 10-бітна адресація. [1, лекція 7; 12]

Тема 1.5 Двопровідний послідовний інтерфейс TWI.

Лекція 8 Двопровідний послідовний інтерфейс TWI. Відмінні риси. Визначення шини TWI. Використання модуля TWI як провідного інтерфейсу I2C. Виводи SCL й SDA. Блок генератора швидкості зв'язку. Блок шинного інтерфейсу. Блок виявлення адреси. Блок керування. Опис регістрів TWI. [1, лекція 8; 12, 14]

Лекція 9 Рекомендації з використання TWI. Послідовність обслуговування TWI при типовій передачі. Приклад на Асемблері та Сі. [1, лекція 9; 14]

Тема 1.6. CAN інтерфейс.

Лекція 10 Визначення. Характеристики. Принцип роботи. Ідентифікатори. Фізична шина. Висока надійність. Мережева гнучкість та легкість розширення. Формат посилки. [1, лекція 10; 13]

Лекція 11 Арбітраж CAN-шини. Формат CAN-повідомлення.

Завдання на СРС. . Виявлення помилок. Циклічний контроль по надмірності. Поточний контроль логічного рівня бітів. Контроль переданого поля бітів. Контроль заповнення бітів. Контроль сигналу "Підтвердження Прийому". Прапор помилки. [1, лекція 11; 13]

Тема 1.7. Однопровідний інтерфейс 1-Wire.

Лекція 12 Системи ідентифікації й контролю доступу (технологія iButton або Touch Memory). Програмування убудованої пам'яті інтегральних компонентів. [1, лекція 12; 15]

Завдання на СРС. Системи автоматизації (технологія мереж MicroLAN). Апаратна реалізація інтерфейсу 1-Wire. Протокол обміну. [1, лекція 12; 15]

Розділ 2. Мікропроцесорні системи на базі бортових та промислових комп'ютерів

Тема 2.1. Підсистема обробки даних мікросупутника.

Лекція 13 Підсистема обробки даних мікросупутника. Характеристики. Архітектура та склад. Режими роботи. [1, лекція 13;16]

Лекція 14 Побудова структури ПЗ системи. Вибір та обґрунтування структурних частин підсистеми. Основний та резервний бортові комп'ютери. Характеристики. Архітектура та склад. Режими роботи. Побудова структури ПЗ системи. Вибір та обґрунтування структурних частин підсистеми. Основний та резервний бортові комп'ютери. [1, лекція 14; 16]

Тема 2.2. Архітектура IBM – сумісних персональних ЕОМ. Організація шин розширення у комп'ютерах.

Лекція 15 Архітектура IBM – сумісних персональних ЕОМ. Організація шин у комп'ютері IBM PC/AT Типи шин. Шина ISA. Шина EISA (Extended ISA).. [1, лекція 15; 11, с. 60-92; 21]

Завдання на СРС. Шина MCA. Локальна шина VLB . Шина PCI. Шини блокнотних комп'ютерів. [1, лекція 15; 11, с. 60-92; 21]

Тема 2.3. Обчислювальний модуль IBM PC.

Лекція 16 Обчислювальний модуль IBM PC. Функції і взаємодія елементів системного модуля Дешифрація периферійних мікросхем на системній платі. [1, лекція 16]

Лекція 17 Системний таймер. Системний порт. Система переривань IBM [1, лекція 17; 2 пп. 4.2, 4.4, 4.6]

Завдання на СРС. Структура та призначення системи переривань IBM Карта векторів переривання. Типова процедура обробки переривання [1, лекція 17; 2, 4.6]

Тема 2.4. CMOS пам'ять і годинник реального часу.

Лекція 18 CMOS пам'ять і годинник реального часу [1, лекція 18]

Тема 2.5. Підключення обладнання користувача до системної шини ISA

Лекція 19. Адресація периферійних адаптерів. Підключення обладнання користувача до системної шини ISA без переривання. Підключення обладнання користувача до системної шини ISA за перериванням. [1, лекція 19; 9;17]

Тема 2.6. Адаптер паралельного інтерфейсу.

Лекція 20. Призначення. Структурна схема адаптера. Інтерфейс Centronics. Функції BIOS для LPT- порту. [1, лекція 20; 9;18]

Лекція 21. Розширення паралельного порту. Режими передачі даних. Напівбайтний режим введення— Nibble Mode. Двонапрямлений байтний режим Byte Mode. [1, лекція 21; 9;18]

Завдання на СРС. Режим EPP. Режим ECP. Конфігурування LPT- портів. Використання паралельних портів. [1, лекція 21; 9;18]

Тема 2.7. Адаптер послідовного інтерфейсу

Лекція 22. Переваги та недоліки послідовної передачі. Призначення. Структурна схема адаптера. Фазова, бітова та послівна синхронізація. Часова діаграма передачі даних послідовного інтерфейсу. [1, лекція 22; 9;12]

Завдання на СРС. Інтерфейс RS-232C. Технічні характеристики. Рівні сигналів RS-232C на передавальному та приймальному кінцях лінії зв'язку. Програмне забезпечення послідовного порту [1, лекція 22; 9;12]

Тема 2.8. PCI – шина.

Лекція 23. Сигнали шини PCI. Розведення шини PCI. Цикли шини. Часові діаграми шини PCI. Шина PCI-X [1, лекція 23; 9;20;25]

Тема 2.9. Периферійна шина USB.

Лекція 24. Специфікація USB. Технологія USB 2.0. Багаторівневе каскадування. Функції хоста, концентратора (хаба), Параметри функціонального пристрою. Типи передач. Режими шини. Пакети даних. Протоколи обміну. [1, лекція 24; 9; 22]

Розділ 3. Сучасні мультипроцесорні системи.

Тема 3.2. Класифікація систем паралельної обробки даних.

Лекція 25. Архітектури обчислювальних мікропроцесорних систем з одним потоком команд і одним потоком даних; з одним потоком команд і множинним потоком даних; із множинним потоком команд і одним потоком даних; із множинними потоками команд і даних. [[1, лекція 25](#); [2, п.2.2](#)]

Тема 3.2. Багатоядерні процесори.

Лекція 26. Передумови переходу до багатоядерної структури МП. Архітектура багатоядерних процесорів. Симетричні мікропроцесорні системи. Системи з неоднорідним доступом до пам'яті. Кластери. [[1, лекція 26](#); [2, п.2.7](#); [8, с. 95-224](#)]

Лекція 27. Двоядерні процесори Intel Core 2 Duo. Технології: Intel Wide Dynamic Execution – динамічне виконання інструкцій; Intel Intelligent Power Capability -- інтелектуальне керування енергопотреблінняем; Intel Advanced Smart Cache - передовий інтелектуальний кеш; Intel Smart Memory Access - інтелектуальний доступ до пам'яті, Intel Advanced Digital Media Boost - передова підтримка медіа додатків. [[1, лекція 27](#); [2, п.2.7](#); [3, с. 95-224](#); [29](#)]

5. КОМП'ЮТЕРНИЙ ПРАКТИКУМ

Метою виконання циклу робіт є:

- закріплення і експериментальна перевірка теоретичних положень найважливіших розділів і тем навчального матеріалу;
- оволодіння інтегрованими програмними комплексами відпрацювання прикладного програмного забезпечення, та допоміжними програмами, що спрощують цей процес;

Під час виконання робіт студенти відпрацьовують основні етапи створення та налагодження програмного забезпечення мультимікроконтролерних пристроїв.

До циклу включено наступні лабораторні роботи.

1. Система переривань МП i8086. Визначення адреси програмної обробки переривань
2. Пошук програми обробки переривань INT8 в BIOS
3. Аналіз програми обробки переривань INT8. Структура системного модуля
4. Визначення періоду імпульсної послідовності IRQ0
5. Маскування і демаскування переривання IRQ0
6. Дослідження системи переривань та генерації звуку за допомогою таймера.

7. САМОСТІЙНА РОБОТА

Розділ 2 . Розподілені мікроконтролерні системи

Завдання на СРС. . Виявлення помилок. Циклічний контроль по надмірності. Поточний контроль логічного рівня бітів. Контроль переданого поля бітів. Контроль заповнення бітів. Контроль сигналу "Підтвердження Прийому". Прапор помилки. [1, лекція 11; 13]

Завдання на СРС. Системи автоматизації (технологія мереж MicroLAN). Апаратна реалізація інтерфейсу 1-Wire. Протокол обміну. [1, лекція 12; 15]

Розділ 2. Мікропроцесорні системи на базі бортових та промислових комп'ютерів

Завдання на СРС. Шина МСА. Локальна шина VLB . Шина PCI. Шини блокнотних комп'ютерів. [1, лекція 15; 11, с. 60-92; 21]

Завдання на СРС. Структура та призначення системи переривань IBM Карта векторів переривання. Типова процедура обробки переривання [1, лекція 17; 2, 4.6]

Завдання на СРС. Режим EPP. Режим ECP. Конфігурування LPT-портів. Використання паралельних портів. [1, лекція 21; 9;18]

Завдання на СРС. Інтерфейс RS-232C. Технічні характеристики. Рівні сигналів RS-232C на передавальному та приймальному кінцях лінії зв'язку. Програмне забезпечення послідовного порту [1, лекція 22; 9;12]

7. ІНДИВІДУАЛЬНІ ЗАВДАННЯ

Індивідуальні семестрові завдання виконуються у формі розрахунково-графічної роботи:

Метою виконання роботи є оволодіння наскрізним циклом розробки мікропроцесорних та мультимікропроцесорних систем, зокрема системи: персональний комп'ютер – мікроконтролер.

Виконання розрахунково-графічної роботи передбачає наступні етапи:

- Огляд існуючих систем з аналогічним призначенням.
- Аналіз основних властивостей цих систем.
- Визначення основних функцій системи, що розробляється;
- розробка структурної та принципової схем системи.
- розробка алгоритмів програми ПК та мікроконтролера;
- розробка програми;
- висновки по роботі.

Конкретна тематика робіт узгоджується з лектором. У загальному випадку тема роботи передбачає розробку мультимікропроцесорної системи, що реалізує функції програматора (емулятора ПЗП, генератора сигналів заданої форми, керованого з боку комп'ютера, тощо).

Тематика індивідуальних завдань додається до робочої програми (Додаток 1)

8. КОНТРОЛЬНІ РОБОТИ

Модульна контрольна робота проводиться у формі двох контрольних робіт перед атестаційними тижнями.

Метою контрольних робіт є перевірка ступеня засвоєння студентами лекційного матеріалу, вміння самостійно обирати напрямки вирішення задач розробки елементарних проектів по розробці прикладного програмного забезпечення.

Тематика задач першої та другої контрольних робіт узгоджена з напрацьованим лекційним матеріалом та тематикою виконаних лабораторних робіт.

Контрольна робота № 1.

Тема: «Інтерфейси мультимікроконтролерних систем».

Розділ 2 . Розподілені мікроконтролерні системи

Тема 2.2. Основні поняття курсу. Області застосування та принципи побудови розподілених мікроконтролерних систем.

Тема 2.2. Мультимікропроцесорна система з інтерфейсом першого рівня UART. Принципи організації мультимікропроцесорних систем. Узагальнена структурна схема мультимікропроцесорної системи

Тема 2.3. Послідовний периферійний інтерфейс SPI

Тема 2.4. Шина I2C.

Тема 2.5 Двопровідний послідовний інтерфейс TWI.

Тема 2.6. CAN інтерфейс.

Тема 2.7. Однопровідний інтерфейс 2-Wire.

Контрольна робота №2.

Тема: «Мікропроцесорні системи на базі ПК».

Розділ 2. Мікропроцесорні системи на базі бортових та промислових комп'ютерів

Тема 2.2. Архітектура IBM – сумісних персональних ЕОМ. Організація шин розширення у комп'ютерах.

Тема 2.3. Обчислювальний модуль IBM PC.

Тема 2.6. Адаптер паралельного інтерфейсу.

Тема 2.7. Адаптер послідовного інтерфейсу

Тема 2.8. PCI – шина.

Тема 2.9. Периферійна шина USB.

Розділ 3. Сучасні мультипроцесорні системи.

Тема 3.2. Класифікація систем паралельної обробки даних

Контрольні завдання до модульної контрольної роботи додаються до робочої програми (Додаток 2)

9. РЕЙТИНГОВА СИСТЕМА ОЦІНЮВАННЯ РЕЗУЛЬТАТІВ НАВЧАННЯ

Рейтингова система оцінки успішності студентів з дисципліни додається до робочої програми (Додаток 3)

20. МЕТОДИЧНІ РЕКОМЕНДАЦІЇ

Програма дисципліни розрахована на 9 семестр навчання. Вона складається з лекцій, лабораторних занять, модульної контрольної роботи та розрахунково графічної роботи. Підсумковим семестровим контролем є екзамени.

Особливу увагу при вивченні курсу слід приділити розробці апаратної частини та програмного забезпечення мультимікропроцесорних систем. .

У зв'язку із тим, що навчальна програма розроблена для однієї спеціальності (6.050802 – «Електронні системи») та однієї форми навчання (стаціонарної) - ніяких особливостей складання робочих навчальних програм кредитних модулів для різних спеціальностей та форм навчання не існує

22. РЕКОМЕНДОВАНА ЛІТЕРАТУРА

22.2. Базова

1. Дистанційний курс Спеціалізовані та промислові мікропроцесорні системи; Сертифікат УЦДО від 15.05.2012; № НМП №2536 - режим доступу до ресурсу:
<http://moodle.udec.ntu-kpi.kiev.ua/moodle/course/view.php?id=309>
2. Жуйков В.Я., Терещенко Т.О., Петергеря Ю.С. Електронний підручник «Мікропроцесори і мікроконтролери» - 2009 Гриф надано Міністерством освіти і науки України (лист № 1.4_18-Г-114 від 10.01.2009 р. - режим доступу до ресурсу:
<http://www.kaf-pe.ntu-kpi.kiev.ua>
3. Жуйков В.Я., Терещенко Т.О., Ямненко Ю.С. Заграничний А.В. Електронний підручник "Мікропроцесорна техніка". - Рекомендовано до друку Вченою Радою НТУУ «КПІ» протокол №6 від 16.05.2016 р. режим доступу до ресурсу: http://kaf-pe.kpi.ua/?page_id=675
<http://ela.kpi.ua/handle/123456789/18969>
4. Мікропроцесорна техніка : підручник / В. Я. Жуйков, Т. О. Терещенко, Ю. С. Ямненко – 3-тє вид., перероб. і допов. – Київ: НТУУ «КПІ» Вид-во «Політехніка», 2015. – 440
5. Мікропроцесорна техніка: Навчальний посібник / В.Я. Жуйков, О.І. Захожай, Ю.Е. Паеранд, Т. О. Терещенко Алчевськ: ДонДГУ, 2013 – 497 с. Рекомендовано Міністерством освіти і науки України (лист МОН 1/11-12151; дата 22.12.2011)
6. Абель П. Язык Асемблера для IBM PC и программирование / Пер. с англ. Ю.В. Сальникова. – М.: Высш.шк., 1992. – 447 с.
7. Терещенко Т. О., Тодоренко В.А., Батрак Л.М., Ямненко Ю. С. Мікропроцесорні пристрої. Навчальний посібник для студентів спеціальності «Електроніка». - К.: НТУУ «КПІ ім. Ігоря Сікорського», 2017. - 244с. Гриф надано Вченою радою КПІ ім. Ігоря Сікорського, протокол №6 від 12.06.2017 р.

8. Абель П. Язык Асемблера для IBM PC и программирование / Пер. с англ. Ю.В. Сальникова. – М.: Высш.шк., 1992. – 447 с.
9. Гук М. Аппаратные интерфейсы ПК. Энциклопедия– М: Питер, 2002. – 528 с.
- 10.Джордейн Р. Справочник программиста персональных компьютеров типа IBM PC, XT и AT. Москва: Издательство «Финансы и статистика», 1992.- режим доступа до ресурсу:
http://publ.lib.ru/ARCHIVES/D/DJORDEYN_Robert/Djordeyn_R.html
- 11.Корнеев В.В., Киселев А.В. Современные микропроцессоры. – М. НОЛИДЖ, 2003. – 448 с.
- 12.Описание шины I2C - режим доступа до ресурсу: http://www.itt-ltd.com/reference/ref_i2c.html
- 13.Описание шины CAN- - режим доступа до ресурсу:: http://itt-ltd.com/reference/ref_can.html
- 14.Принцип действия шины TWI. режим доступа до ресурсу
http://www.gaw.ru/html.cgi/txt/doc/micros/avr/arh_xmega_a/19_3.htm
- 15.1-Wire-интерфейс - режим доступа до ресурсу: <http://www.elin.ru/1-Wire/>
- 16.Аннотации и статьи, касающиеся вопроса о шинах - режим доступа до ресурсу: www.gamecenter.ru
- 17.Шины ISA и EISA- режим доступа до ресурсу:
http://device.com.ru/material/shini_7.shtml
- 18.LPT EPP параллельный порт- режим доступа до ресурсу
<http://affon.narod.ru/LPTEPP.html>
- 19.В чем отличия интерфейсов RS-232, RS-422 и RS-485? - режим доступа до ресурсу <https://ipc2u.ru/articles/prostye-resheniya/otlichiya-interfeysov-rs-232-rs-422-rs-485/>
- 20.Шина PCI (Peripheral Component Interconnect bus) - режим доступа до ресурсу: <https://www.ixbt.com/mainboard/pci.html>
21. PCI Express: пункт прибытия 2014 год - режим доступа до ресурсу:
<https://www.ixbt.com/mainboard/pci-express.shtml>
22. Universal serial bus - режим доступа до ресурсу: <http://www.usb.org>
- 23.Core 2 Duo - режим доступа до ресурсу:
http://ru.wikipedia.org/wiki/Intel_Core_2_Duo
- 24.Клименко І.А. Класифікація та архітектурні особливості програмованих мультипроцесорних систем на кристалі // Проблеми інформатизації та управління: Зб.наук.пр.– К.: Вид-во нац. авіац. ун-ту «НАУ-друк», 2012.– Вип. 1(36).
25. Описание шины PCI - режим доступа до ресурсу:
<http://www.elart.narod.ru/articles/article32/article32.pdf>
- 26.Последовательный интерфейс SPI (3-wire) - режим доступа до ресурсу:
<http://www.gaw.ru/html.cgi/txt/interface/spi/index.htm>

22.2. Допоміжна

1. Дитрих Д., Артемов Н.И., Низамутдинов О.Б., Белковский С.В. Fieldbus-концепция построения систем промышленной автоматизации

- // Приборы и системы. Управление, Контроль, Диагностика, 11/2000. – С. 35-38.
2. Белковский С.В., Файзрахманов Р.А. Информационная модель синтеза структуры распределенных АСУТП на основе промышленной сети // Информационные управляющие системы: Сб. науч. тр. / ПГТУ. – Пермь, 2005. – С. 240-244.
 3. Белковский С.В. Анализ протокола в системах полевых шин // Теоретические и прикладные аспекты информационных технологий: Сб. науч. тр. / НИИУМС. – Пермь, 1999. – Вып. 48. – С. 136-138.
 4. Silicon Labs EFM32™ 32-bit Microcontrollers (MCUs)- 2016. - режим доступа до ресурсу: <https://www.silabs.com/products/mcu/32-bit>
<http://www.silabs.com>
 5. Процесори і з чим їх їсти <http://www.opengamer.com.ua/procesory-i-z-chym-jih-jisty/>
 6. Основні характеристики мікропроцесорів- режим доступа до ресурсу:
http://web.kpi.kharkov.ua/ea/wp-content/uploads/sites/25/2017/02/Konspekt_lekciy.pdf.

22. ІНФОРМАЦІЙНІ РЕСУРСИ

Дистанційний курс "Спеціалізовані і промислові мікропроцесорні системи" для напрямку підготовки 6.050802 - Електронні пристрої та системи
<http://moodle.udec.ntu-kpi.kiev.ua/moodle/course/view.php?id=309>

Теми індивідуальних робіт

ЗАВДАННЯ №1

Розробити принципову схему і програмне забезпечення системи системи ПЕОМ ІВМ РС/АТ - програматор ИМС 27с64

ЗАВДАННЯ №2

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - програматор ИМС Intel28F020

ЗАВДАННЯ №3

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - емулятор ПЗП К573РФ6А

ЗАВДАННЯ №4

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - емулятор ПЗП 228Кх32

ЗАВДАННЯ №5

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - програматор ОМЭВМ Intel 87С52

ЗАВДАННЯ №6

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - вимірювач температури на базі термопари "хромель-алюмель" і проміжним перетворенням "напруга-частота"

ЗАВДАННЯ №7

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - програматор ИМС К2826ВЕ752.

ЗАВДАННЯ №8

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - формувач кусочно-лінійної залежності $U(t)$.

ЗАВДАННЯ №9

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - генератор квазі синусоїдальної напруги

ЗАВДАННЯ №20

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - 32-канальний 26-розрядний АЦП

ЗАВДАННЯ №22

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - 26-канальний 32-розрядний ЦАП

ЗАВДАННЯ №22

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - 26-канальний 32-розрядний ЦАП

ЗАВДАННЯ №23

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - вимірювач напруги з проміжним перетворенням "напруга-частота"

ЗАВДАННЯ №24

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - генератор імпульсів

ЗАВДАННЯ №25

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - вимірювач температури на базі термопари "хромель-алюмель".

ЗАВДАННЯ №26

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - формувач змінної трапецеїдальної напруги

ЗАВДАННЯ №27

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - формувач кусочно-лінійної залежності $U(t)$

ЗАВДАННЯ №28

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - формувач кусочно-лінійної залежності $U(t)$

ЗАВДАННЯ №29

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - 8-канальний 64-розрядний ЦАП

ЗАВДАННЯ №20

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС - пристрій тестування блоку живлення.

ЗАВДАННЯ №22

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС - вимірювач частоти.

ЗАВДАННЯ №22

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС - пристрій контролю якості електроенергії.

ЗАВДАННЯ №23

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - автоматичний фазометр

ЗАВДАННЯ №24

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - автоматичний фазометр

ЗАВДАННЯ №25

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - автоматичний фазометр

ЗАВДАННЯ №26

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - пристрій відображення форми сигналу

ЗАВДАННЯ №27

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - генератор пилкоподібної / трикутної напруги

ЗАВДАННЯ №28

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - пристрій зарядки / тренування свинцевих акумуляторів.

ЗАВДАННЯ №29

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС/АТ - вимірювач температури і вологості зерна на елеваторі.

ЗАВДАННЯ №30

Розробити принципову схему і програмне забезпечення системи ПЕОМ ІВМ РС - пристрій контролю освітленості в приміщенні.

Модульна контрольна робота**Контрольна робота № 2**

Контрольні роботи проводяться у вигляді теста «Модуль 2» в системі Moodle. [<http://moodle.udec.ntu-kpi.kiev.ua/moodle/course/view.php?id=309>] Дистанційний курс Спеціалізовані та промислові мікропроцесорні системи; Сертифікат УЦДО від 25.05.2022; № НМП №2536]

Кожен варіант містить 5 питань, які автоматично обираються із наведених нижче питань з випадково заданими числовими даними.

1. Якою буде швидкість передачі по інтерфейсу SPI, якщо вміст регістра SPIOCKR дорівнює {b} (в кілобайтах)? Значення частоти системного генератора прийняти 2 МГц.
2. Скільки байт передається за {t} сек при використанні інтерфейсу I2C в стандартному режимі?
3. Скільки байт передається по I2C інтерфейсу за {t} сек в швидкому режимі?
4. Поставте у відповідність довжину формату пересилки та швидкість режимів роботи UART.

режим 2	<input type="text"/>
режим 3	<input type="text"/>
режим 0	<input type="text"/>
режим 2	<input type="text"/>

5. Які принципи мережного арбітражу використовуються в наступних мережах?

принцип передачі маркера	<input type="text"/>
принцип опитування	<input type="text"/>
принцип випадкового доступу	<input type="text"/>

6. В чому полягає вдосконалення архітектури 4x-проводної SPI шини з одним ведучим і декількома веденими?

7. Який пристрій починає тайм-слот при передачі від ведучого до ведомого пристрою по інтерфейсу 2-wire?

<input type="radio"/>	a. ведучий
<input type="radio"/>	b. ведений

8. Скільки режимів роботи у послідовному інтерфейсі UART мікроконтролера МК-52?

<input type="radio"/>	a. 3
<input type="radio"/>	b. 5

- c. 4
- d. 2

9. Скільки семплів використовується для визначення біта даних в передачі по інтерфейсу UART?

- a. 2
- b. 5
- c. 2
- d. 3
- e. 4

10. Скільки семплів використовується для визначення старт-біта в передачі по інтерфейсу UART?

- a. 2
- b. 3
- c. 2
- d. 5
- e. 4

11. Скільки семплів використовується для визначення стоп-біта в передачі по інтерфейсу UART?

- a. 5
- b. 2
- c. 4
- d. 3
- e. 2

12. Які задачі вирішують інтелектуальні вузли розподіленої мікроконтролерної мережі?

- a. видача керуючих сигналів
- b. мультимедійні дії
- c. побудова трансп'ютерної мережі
- d. паралельні обчислення
- e. побудова масово паралельних обчислювальних систем
- f. обробка даних з датчиків
- g. обчислення згортки
- h. цифрова обробка сигналів

13. Початок передачі даних по інтерфейсу I2C визначається при виконанні умови

- a. SDA=2, передній фронтSCL
- b. SDA=2, задній фронтSCL
- c. SCL=2, задній фронтSDA
- d. SDA=0, задній фронтSCL
- e. SCL=2, передній фронтSDA
- f. SDA=0, передній фронтSCL
- g. SCL=0, передній фронтSDA
- h. SCL=0, задній фронтSDA

14. Кінець передачі даних по інтерфейсу I2C визначається при виконанні умови

- a. SDA=0, задній фронтSCL
- b. SCL=0, задній фронтSDA
- c. SCL=2, задній фронтSDA
- d. SDA=2, передній фронтSCL
- e. SCL=2, передній фронтSDA
- f. SDA=2, задній фронтSCL
- g. SDA=0, передній фронтSCL
- h. SCL=0, передній фронтSDA

15. Які інтерфейси використовуються в розподілених мікроконтролерних мережах?

- a. I2C
- b. EISA
- c. SPI
- d. TW!
- e. PCI
- f. UART
- g. 2-wire
- h. ISA

16. Скільки байт передається за 26 сек при використанні інтерфейсу I2C в стандартному режимі?

17. Яка максимальна швидкість передачі в системі з CAN інтерфейсом (в кбод)?

18. Яка максимальна відстань передачі в системі з CAN інтерфейсом (в м)?

19. Назвіть максимальну кількість мікросхем в системі з CAN інтерфейсом

20. Який інтерфейс мікроконтролер Atmel використовує для програмування пам'яті EEPROM ?

21. Назвіть максимальну кількість мікросхем в системі з TWI
22. Яка швидкість передачі в системі з TWI в стандартному режимі (в кбод)?

Комплект завдань другої модульної контрольної роботи

Контрольна роботи проводяться у вигляді теста «Модуль 2» в системі Moodle. [<http://moodle.udec.ntu-kpi.kiev.ua/moodle/course/view.php?id=309> Дистанційний курс Спеціалізовані та промислові мікропроцесорні системи; Сертифікат УЦДО від 25.05.2022; № НМП №2536]

Кожен варіант містить 5 питань, які автоматично обираються із наведених нижче питань.

1. У якому хронологічному порядку створювалися шини EISA, ISA, VLB, PCI, AGP у персональних комп'ютерах?

4	<input type="text"/>
2	<input type="text"/>
5	<input type="text"/>
3	<input type="text"/>
2	<input type="text"/>

2. Скільки апаратних переривань існує у IBM PC?

<input type="radio"/>	a. 4
<input type="radio"/>	b. 24
<input type="radio"/>	c. 26
<input type="radio"/>	d. 20

3. Скільки раз за секунду спрацьовує переривання INT8?

<input type="radio"/>	a. 2
<input type="radio"/>	b. 28,2
<input type="radio"/>	c. 2293000
<input type="radio"/>	d. 32,768

4. Скільки таймерів-лічильників у IBM PC?

<input type="radio"/>	a. 8
<input type="radio"/>	b. 2

- c. 3
- d. 2
5. Для чого служить другий лічильник таймера IBM PC?
- a. Генерація звукових сигналів
- b. Відрахунок системного часу
- c. Керування енергоживленням
- d. Синхронізація системних пристроїв
6. Скільки адрес вводу/виводу виділено для адресації периферійних пристроїв системної плати у комп'ютерах IBM PC?
- a. 32
- b. 256
- c. 65 536
- d. 522
7. Який стандартний рівень сигналів інтерфейсу RS-232C?
- a. -22В ... + 22В
- b. -25В ... +25В
- c. 0 ... +5В
- d. -5В ... +5В
8. Який з наведених форматів UART послідовних даних є вірним?
- a. 8 біт даних
- b. Стартовий біт - нуль, 8 біт даних, біт паритету, стоп біт – нуль
- c. Стартовий біт - нуль, 8 біт даних, біт паритету, стоп біт – одиниця
- d. Стартовий біт - нуль, 8 біт даних, біт паритету, 2 стоп біта – одиниці
9. Які з наведених алгоритмів контролю паритету вірні?
- a. При контролі на парність біти даних та біт паритету повинні мати непарну кількість одиниць
- b. При контролі на непарність біти даних та біт паритету повинні мати непарну кількість нулів
- c. При контролі на парність біти даних та біт паритету повинні мати парну кількість одиниць
- d. При контролі на непарність біти даних та біт паритету повинні мати парну кількість одиниць
10. Який стандартний рівень сигналів UART інтерфейсу мікроконтролера MCS-52?

- a. -25В ... +25В
- b. -22В ... + 22В
- c. 0 ... +5В
- d. -5В ... +5В

11. Які операції відносяться до контролю достовірності при розробці ПЗ?

- a. відладка програмних модулів
- b. підтвердження доставки
- c. контроль паритету
- d. формування і перевірка контрольних сум

12. Які функції виконує підсистема обробки даних мікросупутника?

- a. проводить діагностику всіх підсистем і корисного навантаження мікросупутника
- b. виробляє зв'язок з НП
- c. забезпечує включення НП
- d. проводить самодіагностику

13. В яких режимах може працювати ПОД?

- a. Ввімкнення, черговому, цільовому
- b. Черговому, цільовому, вимкнення
- c. Ввімкнення, черговому, цільовому, аварійному
- d. Ввімкнення, вимірювання, вимкнення, аварійному

14. Який тип управління обраний для керування мікросупутником?

- a. розподілене
- b. сумісне
- c. централізоване
- d. децентралізоване

15. Які сигнали передбачені у шині PCI для узгодження пристроїв-учасників?

- a. READ, WRITE
- b. READY, SET
- c. START#, STOP#
- d. IRDY#, TRDY#

16. Яка шина використовується для розширення функціональності портативних комп'ютерів?

- a. Detect Card
- b. Miniature Card
- c. Portable ISA
- d. PCMCIA

17. Яка розрядність шини даних ISA найпоширеніша?

- a. 8
- b. 32
- c. 26
- d. 24

18. Чому шина MCA не здобула широкого розповсюдження?

- a. її ефективність була меншою за ISA/EISA
- b. вона несумісна з ISA і її архітектура є закритою
- c. архітектура шини MCA не дозволяла її конфігурувати
- d. її реалізація була занадто дорогою

19. Яка архітектура мікропроцесорних систем реалізує єдиний потік команд і множинний потік даних?

- a. SISD
- b. MISD
- c. SIMD
- d. MIMD

20. Яка архітектура мікропроцесорних систем реалізує єдиний потік команд і єдиний потік даних?

- a. SIMD
- b. SISD
- c. MIMD
- d. MISD

21. Яка архітектура мікропроцесорних систем реалізує множинний потік команд і єдиний потік даних?

- a. SIMD
- b. SISD
- c. MISD
- d. MIMD

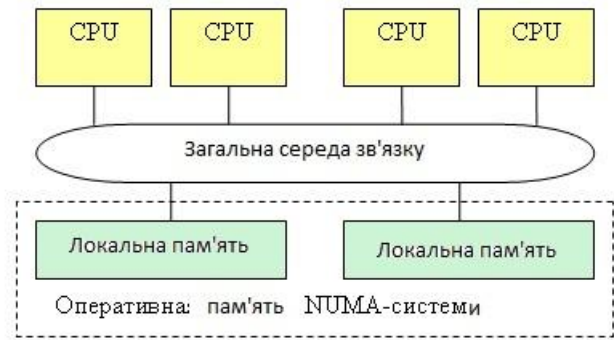
22. Яка архітектура мікропроцесорних систем реалізує множинний потік команд і множинний потік даних?

- a. MISD
- b. MIMD
- c. SIMD
- d. SISD

23. Виберіть архітектуру, яка відповідає MISD.

- a. схема в
- b. схема б
- c. схема г
- d. схема а

24. Яка архітектура багатоядерних процесорів зображена на малюнку?



- a. NUMA-система
- b. Кластерна система
- c. SMP-система

25. Назвіть передумову переходу до багатоядерної структури МП.

- a. закон Мура
- b. необхідність зменшення енергоспоживання
- c. нова архітектура операційних систем
- d. застосування нових матеріалів

Рейтингова система оцінки успішності студентів

з дисципліни “Мікропроцесорні системи” семестр 9,
кафедра промислової електроніки факультет електроніки
для спеціальності ДС

Рейтинг студентів з дисципліни складається з балів, що отримуються:

- за 1 розрахунково-графічну роботу (РГР)
- за 6 лабораторних робіт (ЛР);
- за 2 контрольні роботи (КР2, КР2)

Система рейтингових (вагових) балів та критерії оцінювання**1. Розрахункова робота**

- робота виконана вчасно з елементами творчості,
без помилок..... 30
- робота виконана вчасно без помилок..... 24
- робота виконана з незначними помилками.....18
- робота виконана із значними помилками.....12
- робота не зарахована..... 0

2. Лабораторна робота:

- повне виконання (захист ЛР відбувається на наступному занятті)... 7
- зменшення рейтингу за затримку захисту ЛР на кожне наступне заняття на 1
- захист після 31 грудня0

3. Контрольні на лекціях:

- | | <i>КР</i> | <i>КР2</i> |
|---|-----------|------------|
| - контрольна виконана без помилок..... | 14 | 14 |
| - контрольна виконана з незначними помилками..... | 12 | 12 |
| - контрольна виконана із значними помилками | 8 | 8 |
| - контрольна не виконана..... | 0 | 0 |

Розрахунок шкали рейтингу

$$R = 30 + 6 \cdot 7 + 14 + 14 = 100 \text{ балів}$$

Для отримання студентом відповідної семестрової оцінки “автоматом” його рейтинг з дисципліни має бути:

Оцінка ECTS	Кількість балів за семестр	Традиційна оцінка
A – відмінно	85 ÷ 200	Відмінно
B – дуже добре	80 ÷ 84	Дуже добре
C – добре	70 ÷ 79	Добре
D – задовільно	60 ÷ 69	Задовільно
E – достатньо (задовольняє мінімальні критерії)	55 ÷ 59	Достатньо
FX – незадовільно	40 ÷ 54	Не задовільно
F – недопущено (необхідна додаткова робота)	< 40	Не допущено

Необхідною умовою допуску до екзамену є:

- зарахований цикл лабораторних робіт;
- попередній рейтинг ≥ 40 балів.

Студенти, які отримали оцінку «F», до екзамену не допускаються

Студенти, які набрали протягом семестру кількість балів ($R \geq 55$) мають можливість:

- не складати екзамен і отримати екзаменаційну оцінку “автоматом” відповідно до набраного рейтингу згідно з наведеною таблицею;
- складати екзамен з метою підвищення екзаменаційної оцінки. При цьому попередній рейтинг студента з дисципліни скасовується і він отримує оцінку тільки за результатом складання диференційного заліку.

Студенти, які набрали протягом семестру рейтинг з дисципліни $R < 55$, повинні складати екзамен