

Міністерство освіти і науки України
НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМЕНІ ІГОРЯ СІКОРСЬКОГО»
Факультет електроніки
Кафедра промислової електроніки

ЗАВДАННЯ НА МОДУЛЬНІ КОНТРОЛЬНІ РОБОТИ
КРЕДИТНОГО МОДУЛЯ

«МІКРОПРОЦЕСОРНІ СИСТЕМИ»

підготовки	магістр
в галузі знань	17 Електроніка та телекомунікації
спеціальності	171 Електроніка
спеціалізації	Електронні компоненти і системи

Ухвалено
кафедрою промислової електроніки
протокол № 12 від 21.06.2017 р.

Завідувач кафедри ПЕ

_____ проф. Ямненко Ю.С.

ВСТУП

Модульна контрольна робота проводиться у формі двох контрольних робіт перед атестаційними тижнями.

Контрольна робота №1.

Тема: «Інтерфейси мультимікроконтролерних систем».

Розділ 1 . Розподілені мікроконтролерні системи

Тема 1.1. Основні поняття курсу. Области застосування та принципи побудови розподілених мікроконтролерних систем.

Тема 1.2. Мультимікропроцесорна система з інтерфейсом першого рівня UART. Принципи організації мультимікропроцесорних систем. Узагальнена структурна схема мультимікропроцесорної системи

Тема 1.3. Послідовний периферійний інтерфейс SPI

Тема 1.4. Шина I2C.

Тема 1.5 Двопровідний послідовний інтерфейс TWI.

Тема 1.6. CAN інтерфейс.

Тема 1.7. Однопровідний інтерфейс 1-Wire.

Контрольна робота №2.

Тема: «Мікропроцесорні системи на базі ПК».

Розділ 2. Мікропроцесорні системи на базі бортових та промислових комп'ютерів

Тема 2.2. Архітектура IBM – сумісних персональних ЕОМ. Організація шин розширення у комп'ютерах.

Тема 2.3. Обчислювальний модуль IBM PC.

Тема 2.6. Адаптер паралельного інтерфейсу.

Тема 2.7. Адаптер послідовного інтерфейсу

Тема 2.8. PCI – шина.

Тема 2.9. Периферійна шина USB.

Розділ 3. Сучасні мультипроцесорні системи.

Тема 3.1. Класифікація систем паралельної обробки даних

Комплект завдань першої модульної контрольної роботи

Контрольна роботи проводяться у вигляді теста «Модуль 1» в системі Moodle. [<http://moodle.udec.ntu-kpi.kiev.ua/moodle/course/view.php?id=309>

Дистанційний курс Спеціалізовані та промислові мікропроцесорні системи; Сертифікат УЦДО від 15.05.2012; № НМП №2536]

Кожен варіант містить 5 питань, які автоматично обираються із наведених нижче питань з випадково заданими числовими даними.

1. Якою буде швидкість передачі по інтерфейсу SPI, якщо вміст регістра SPIOCKR дорівнює {b} (в кілободах)? Значення частоти системного генератора прийняти 1 МГц.

2. Скільки байт передається за {t} сек при використанні інтерфейсу I2C в стандартному режимі?

3. Скільки байт передається по I2C інтерфейсу за {t} сек в швидкому режимі?

4. Поставте у відповідність довжину формату пересилки та швидкість режимів роботи UART.

режим 1	<input type="text" value="8 біт, швидкість фіксована"/>
режим 3	<input type="text" value="10 біт, швидкість програмована"/>
режим 0	<input type="text" value="11 біт, швидкість фіксована"/>
режим 2	<input type="text" value="11 біт, швидкість програмована"/>

5. Які принципи мережного арбітражу використовуються в наступних мережах?

принцип передачі маркера	<input type="text" value="мережа Modbus"/>
--------------------------	--

принцип опитування

Profibus

принцип випадкового доступу

Ethernet

6. В чому полягає вдосконалення архітектури 4x-проводної SPI шини з одним ведучим і декількома веденими?

7. Який пристрій починає тайм-слот при передачі від ведучого до ведомого пристрою по інтерфейсу 1 wire?

a. ведучий

b. ведений

8. Скільки режимів роботи у послідовному інтерфейсі UART мікроконтролера МК-51?

a. 3

b. 5

c. 4

d. 2

9. Скільки семплів використовується для визначення біта даних в передачі по інтерфейсу UART?

a. 1

b. 5

c. 2

d. 3

e. 4

10. Скільки семплів використовується для визначення старт-біта в передачі по інтерфейсу UART?

a. 2

b. 3

c. 1

- d. 5
- e. 4

11. Скільки семплів використовується для визначення стоп-біта в передачі по інтерфейсу UART?

- a. 5
- b. 1
- c. 4
- d. 3
- e. 2

12. Які задачі вирішують інтелектуальні вузли розподіленої мікроконтролерної мережі?

- a. видача керуючих сигналів
- b. мультимедійні дії
- c. побудова трансп'ютерної мережі
- d. паралельні обчислення
- e. побудова масово паралельних обчислювальних систем
- f. обробка даних з датчиків
- g. обчислення згортки
- h. цифрова обробка сигналів

13. Початок передачі даних по інтерфейсу I2C визначається при виконанні умови

- a. SDA=1, передній фронтSCL
- b. SDA=1, задній фронтSCL
- c. SCL=1, задній фронтSDA
- d. SDA=0, задній фронтSCL
- e. SCL=1, передній фронтSDA
- f. SDA=0, передній фронтSCL

g. SCL=0, передній фронтSDA

h. SCL=0, задній фронтSDA

14. Кінець передачі даних по інтерфейсу I2C визначається при виконанні умови

a. SDA=0, задній фронтSCL

b. SCL=0, задній фронтSDA

c. SCL=1, задній фронтSDA

d. SDA=1, передній фронтSCL

e. SCL=1, передній фронтSDA

f. SDA=1, задній фронтSCL

g. SDA=0, передній фронтSCL

h. SCL=0, передній фронтSDA

15. Які інтерфейси використовуються в розподілених мікроконтролерних мережах?

a. I2C

b. EISA

c. SPI

d. TW!

e. PCI

f. UART

g. 1-wire

h. ISA

16. Скільки байт передається за 16 сек при використанні інтерфейсу I2C в стандартному режимі?

17. Яка максимальна швидкість передачі в системі з CAN інтерфейсом (в кбод)?

18. Яка максимальна відстань передачі в системі з CAN інтерфейсом (в м)?

19. Назвіть максимальну кількість мікросхем в системі з CAN інтерфейсом

20. Який інтерфейс мікроконтролер Atmel використовує для програмування пам'яті EEPROM ?

21. Назвіть максимальну кількість мікросхем в системі з TWI

22. Яка швидкість передачі в системі з TWI в стандартному режимі (в кбод)?

Комплект завдань другої модульної контрольної роботи

Контрольна роботи проводяться у вигляді теста «Модуль 2» в системі Moodle. [<http://moodle.udec.ntu-kpi.kiev.ua/moodle/course/view.php?id=309>

Дистанційний курс Спеціалізовані та промислові мікропроцесорні системи; Сертифікат УЦДО від 15.05.2012; № НМП №2536]

Кожен варіант містить 5 питань, які автоматично обираються із наведених нижче питань.

1. У якому хронологічному порядку створювалися шини EISA, ISA, VLB, PCI, AGP у персональних комп'ютерах?

4	<input type="text" value="PCI"/>
2	<input type="text" value="EISA"/>
5	<input type="text" value="AGP"/>
3	<input type="text" value="VLB"/>
1	<input type="text" value="ISA"/>

2. Скільки апаратних переривань існує у IBM PC?

<input type="radio"/>	a. 4
<input type="radio"/>	b. 24
<input checked="" type="radio"/>	c. 16
<input type="radio"/>	d. 20

3. Скільки раз за секунду спрацьовує переривання INT8?

<input type="radio"/>	a. 1
<input checked="" type="radio"/>	b. 18,2
<input type="radio"/>	c. 1193000



d. 32,768

4. Скільки таймерів-лічильників у IBM PC?



a. 8



b. 2



c. 3



d. 1

5. Для чого служить другий лічильник таймера IBM PC?



a. Генерація звукових сигналів



b. Відрахунок системного часу



c. Керування енергоживленням



d. Синхронізація системних пристроїв

6. Скільки адрес вводу/виводу виділено для адресації периферійних пристроїв системної плати у комп'ютерах IBM PC?



a. 32



b. 256



c. 65 536



d. 512

7. Який стандартний рівень сигналів інтерфейсу RS-232C?



a. -12В ... +12В



b. -15В ... +15В



c. 0 ... +5В



d. -5В ... +5В

8. Який з наведених форматів UART послідовних даних є вірним?



a. 8 біт даних



b. Стартовий біт - нуль, 8 біт даних, біт паритету, стоп біт – нуль



c. Стартовий біт - нуль, 8 біт даних, біт паритету, стоп біт – одиниця

d. Стартовий біт - нуль, 8 біт даних, біт паритету, 2 стоп біта – одиниці

9. Які з наведених алгоритмів контролю паритету вірні?

a. При контролі на парність біти даних та біт паритету повинні мати непарну кількість одиниць

b. При контролі на непарність біти даних та біт паритету повинні мати непарну кількість нулів

c. При контролі на парність біти даних та біт паритету повинні мати парну кількість одиниць

d. При контролі на непарність біти даних та біт паритету повинні мати парну кількість одиниць

10. Який стандартний рівень сигналів UART інтерфейсу мікроконтролера MCS-51?

a. -15В ... +15В

b. -12В ... + 12В

c. 0 ... +5В

d. -5В ... +5В

11. Які операції відносяться до контролю достовірності при розробці ПЗ?

a. відладка програмних модулів

b. підтвердження доставки

c. контроль паритету

d. формування і перевірка контрольних сум

12. Які функції виконує підсистема обробки даних мікросупутника?

a. проводить діагностику всіх підсистем і корисного навантаження мікросупутника

b. виробляє зв'язок з НП

c. забезпечує включення НП

d. проводить самодіагностику

13. В яких режимах може працювати ПОД?

a. Ввімкнення, черговому, цільовому

b. Черговому, цільовому, вимкнення

c. Ввімкнення, черговому, цільовому, аварійному

d. Ввімкнення, вимірювання, вимкнення, аварійному

14. Який тип управління обраний для керування мікросупутником?

a. розподілене

b. сумісне

c. централізоване

d. децентралізоване

15. Які сигнали передбачені у шині PCI для узгодження пристроїв-учасників?

a. READ, WRITE

b. READY, SET

c. START#, STOP#

d. IRDY#, TRDY#

16. Яка шина використовується для розширення функціональності портативних комп'ютерів?

a. Detect Card

b. Miniature Card

c. Portable ISA

d. PCMCIA

17. Яка розрядність шини даних ISA найпоширеніша?

a. 8

- b. 32
- c. 16
- d. 24

18. Чому шина MCA не здобула широкого розповсюдження?

- a. її ефективність була меншою за ISA/EISA
- b. вона несумісна з ISA і її архітектура є закритою
- c. архітектура шини MCA не дозволяла її конфігурувати
- d. її реалізація була занадто дорогою

19. Яка архітектура мікропроцесорних систем реалізує єдиний потік команд і множинний потік даних?

- a. SISD
- b. MISD
- c. SIMD
- d. MIMD

20. Яка архітектура мікропроцесорних систем реалізує єдиний потік команд і єдиний потік даних?

- a. SIMD
- b. SISD
- c. MIMD
- d. MISD

21. Яка архітектура мікропроцесорних систем реалізує множинний потік команд і єдиний потік даних?

- a. SIMD
- b. SISD
- c. MISD
- d. MIMD

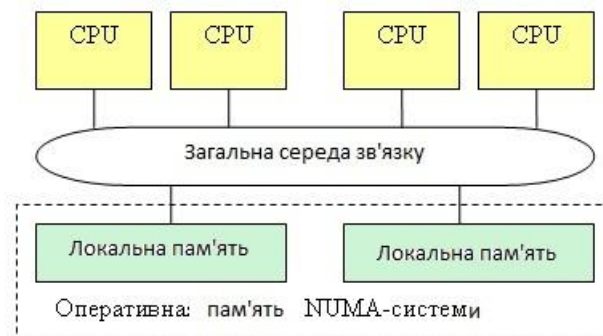
22. Яка архітектура мікропроцесорних систем реалізує множинний потік команд і множинний потік даних?

- a. MISD
- b. MIMD
- c. SIMD
- d. SISD

23. Виберіть архітектуру, яка відповідає MISD.

- a. схема в
- b. схема б
- c. схема г
- d. схема а

24. Яка архітектура багатоядерних процесорів зображена на малюнку?



- a. NUMA-система
- b. Кластерна система
- c. SMP-система

25. Назвіть передумову переходу до багатоядерної структури МП.

- a. закон Мура
- b. необхідність зменшення енергоспоживання
- c. нова архітектура операційних систем
- d. застосування нових матеріалів