

**Міністерство освіти і науки України  
НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ  
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ»  
ФАКУЛЬТЕТ ЕЛЕКТРОНІКИ  
КАФЕДРА «ПРОМИСЛОВОЇ ЕЛЕКТРОНІКИ»**

ЗАТВЕРДЖУЮ

Декан ФЕЛ

\_\_\_\_\_ В.Я. Жуйков  
(підпис) (ініціали, прізвище)

« \_\_\_\_ » \_\_\_\_\_ 20\_\_ р.

**«МІКРОПРОЦЕСОРНІ СИСТЕМИ»**

**ПРОГРАМА  
навчальної дисципліни**

<b>підготовки</b>	<b>магістр</b>
<b>в галузі знань</b>	<b>17 Електроніка та телекомунікації</b>
<b>спеціальності</b>	<b>171 Електроніка (6.050802 Електронні пристрої та системи)</b>
<b>спеціалізації</b>	<b>Електронні системи</b>

Ухвалено методичною комісією  
факультету електроніки  
Протокол від 30.06.2017 р. № 06/16

Голова методичної комісії

\_\_\_\_\_ С.А. Найда  
(підпис) (ініціали, прізвище)

« \_\_\_\_ » \_\_\_\_\_ 20\_\_ р.

РОЗРОБНИКИ ПРОГРАМИ:

\_\_\_\_\_ д.т.н., професор Терещенко Т.О. \_\_\_\_\_  
(посада, науковий ступінь, вчене звання, прізвище, ім'я, по батькові)

\_\_\_\_\_  
(підпис)

\_\_\_\_\_ (посада, науковий ступінь, вчене звання, прізвище, ім'я, по батькові)

\_\_\_\_\_  
(підпис)

\_\_\_\_\_ (посада, науковий ступінь, вчене звання, прізвище, ім'я, по батькові)

\_\_\_\_\_  
(підпис)

Програму затверджено на засіданні кафедри промислової електроніки

Протокол від «21» червня 2017 року № 12

Завідувач кафедри

\_\_\_\_\_ Ю.С. Ямненко \_\_\_\_\_  
(підпис) (ініціали, прізвище)

«21» червня 2017.

## ВСТУП

Курс "Мікропроцесорні системи" є компонентом циклу професійної підготовки спеціалістів освітньо-кваліфікаційного рівня «Магістр» за напрямом 6.050802 «Електронні пристрої та системи» (171 Електроніка), і відноситься до циклу дисциплін професійної та практичної підготовки.

Даний курс базується на наступних дисциплінах: «Мікропроцесорна техніка»; «Персональні комп'ютери», «Основи програмування», "Програмування" та «Алгоритмічні мови». Курс є базовим для дисциплін: «Електронні системи» (магістри); «Сучасні напрямки комп'ютерної та мікропроцесорної техніки» (магістри).

### 1. МЕТА ТА ЗАВДАННЯ НАВЧАЛЬНОЇ ДИСЦИПЛІНИ

*Мета курсу* - дати студентам ґрунтовні знання принципів роботи і засобів проектування мультимікропроцесорних систем та навчання практичним навикам проектування таких систем.

*Основними завданнями* є отримання знань з методів та засобів розробки апаратної частини та програмного забезпечення мультиконтролерних систем та систем з комп'ютерами.

*Студенти повинні знати:*

- загальні принципи побудови та функціонування мультимікроконтролерних систем
- методи та засоби розробки спеціалізованих та промислових мікропроцесорних систем з персональними комп'ютерами як ланками керування та обчислення керуючого впливу.

*Студенти повинні вміти:*

- самостійно працювати з науково-технічною літературою по мікропроцесорним системам різноманітного призначення;
- використовувати набуті знання при проектуванні спеціалізованих та промислових мікропроцесорних систем
- розробляти програмне забезпечення спеціалізованих та промислових мікропроцесорних систем.
- використовувати набуті знання при проектуванні апаратної частини електронних пристроїв з мікропроцесорами і мікро-ЕОМ;
- розробляти програмне забезпечення електронних пристроїв з мікропроцесорами;

*бути ознайомленими із:*

- загальними концепціями проектування мультимікропроцесорних систем.

## 2. СТРУКТУРА НАВЧАЛЬНОЇ ДИСЦИПЛІНИ

Форма навчання	Семестри	Всього кред./годин	Розподіл навчального часу за видами занять <sup>1</sup>					Семестрова атестація	
			Лекції	Практичні заняття	Семінари	Лабораторні роботи	Комп'ютерний практикум		СРС
Денна	9	5,5/165	54	-	-	-	18	93	Екз.

## 3. ЗМІСТ НАВЧАЛЬНОЇ ДИСЦИПЛІНИ

### Розділ 1 . Розподілені мультимікроконтролерні системи

*Тема 1.1.* Основні поняття курсу. Області застосування та принципи побудови розподілених мікроконтролерних систем.

*Тема 1.2.* Мультимікропроцесорна система з інтерфейсом першого рівня UART. Універсальний асинхронний прийомопередатчик (UART). Приклад системи з інтерфейсами RS232 і UART. Апаратне сполучення ПК і мікроконтролера. Схема підключення мікроконтролера. Підпрограма видачі й прийому одного байта інформації. Приклад обміну по UART.

*Тема 1.3.* Послідовний периферійний інтерфейс SPI (Serial Peripheral Interface). Особливості архітектури сучасних мікроконтролерних систем, оснащених послідовним периферійним інтерфейсом SPI. Схема підключення двох МК по інтерфейсу SPI. Режими роботи. Регістри SPI. Базовий та розширений інтерфейс SPI. Архітектура 4x-провідної SPI шини з одним ведучим й декількома веденими. Архітектура 3x-провідної SPI шини з одним ведучим й веденим. Архітектури 4x-провідної SPI шини із двома ведучими. Двопроцесорні архітектури з поділюваним ресурсом SPI. МК ST7Lite.

*Тема 1.4.* Шина I2C. Загальні відомості. Достоїнства та недоліки шини I2C. Приклад конфігурації шини. Підключення I2C-пристроїв до шини. Пересилка біта даних. Сигнали START і STOP. Пересилка байта. Підтвердження. Синхронізація. Арбітраж. Використання механізму синхронізації як процедури керування зв'язком. Формати з 7-бітною адресою. Адреса загального виклику. Байт СТАРТУ. Сумісність із CBUS. Підключення I2C пристроїв. Доповнення до специфікації шини I2C. Швидкий режим. 10-бітна адресація.

*Тема 1.5.* Двопровідний послідовний інтерфейс TWI. Відмінні риси. Визначення шини TWI. Використання модуля TWI як провідного інтерфейсу I2C. Виводи SCL й SDA. Блок генератора швидкості зв'язку. Блок шинного

інтерфейсу. Блок виявлення адреси. Блок керування. Опис регістрів TWI. Рекомендації з використання TWI. Послідовність обслуговування TWI при типовій передачі. Приклад на Асемблері та Сі.

*Тема 1.6.* CAN інтерфейс. Визначення. Характеристики. Принцип роботи. Ідентифікатори. Фізична шина. Висока надійність. Мережева гнучкість та легкість розширення. Арбітраж CAN-шини. Виявлення помилок. Циклічний контроль по надмірності. Поточний контроль логічного рівня бітів. Контроль переданого поля бітів. Контроль заповнення бітів. Контроль сигналу "Підтвердження Прийому". Прапор помилки. Формат CAN-повідомлення. Різниці форматів.

*Тема 1.7.* Однопровідний інтерфейс 1-Wire. Системи ідентифікації й контролю доступу (технологія iButton або Touch Memory). Програмування убудованої пам'яті інтегральних компонентів. Системи автоматизації (технологія мереж MicroLAN). Апаратна реалізація інтерфейсу 1-Wire. Протокол обміну.

## **Розділ 2. Мікропроцесорні системи на базі бортових та промислових комп'ютерів**

*Тема 2.1.* Підсистема обробки даних мікросупутника. Характеристики. Архітектура та склад. Режими роботи. Побудова структури ПЗ системи. Вибір та обґрунтування структурних частин підсистеми. Основний та резервний бортові комп'ютери.

*Тема 2.2.* Архітектура IBM – сумісних персональних ЕОМ. Організація шин розширення у комп'ютерах. Типи шин. Шина ISA. Шина EISA (Extended ISA). Шина MCA. Локальна шина VLB . Шина PCI. Шини блокнотних комп'ютерів.

*Тема 2.3.* Обчислювальний модуль IBM PC. Функції і взаємодія елементів системного модуля Дешифрація периферійних мікросхем на системній платі. Системний таймер. Системний порт. Система переривань IBM.

*Тема 2.4.* CMOS пам'ять і годинник реального часу.

*Тема 2.5.* Підключення обладнання користувача до системної шини ISA Адресація периферійних адаптерів. Підключення обладнання користувача до системної шини ISA без переривання. Підключення обладнання користувача до системної шини ISA за перериванням.

*Тема 2.6.* Адаптер паралельного інтерфейсу. Призначення. Структурна схема адаптера. Інтерфейс Centronics. Функції BIOS для LPT- порту. Розширення паралельного порту. Режими передачі даних. Напівбайтний режим введення— Nibble Mode. Двонаправлений байтний режим Byte Mode. Режим EPP. Режим ECP. Конфігурування LPT-портів. Використання паралельних портів.

*Тема 2.7.* Адаптер послідовного інтерфейсу. Переваги та недоліки послідовної передачі. Призначення. Структурна схема адаптера. Фазова,

бітова та послівна синхронізація. Часова діаграма передачі даних послідовного інтерфейсу. Інтерфейс RS-232C. Технічні характеристики. Рівні сигналів RS-232C на передавальному та приймальному кінцях лінії зв'язку. Програмне забезпечення послідовного порту

*Тема 2.8.* PCI – шина. Сигнали шини PCI. Розведення шини PCI. Цикли шини. Часові діаграми шини PCI. Шина PCI-X

*Тема 2.9.* Периферійна шина USB. Специфікація USB. Технологія USB 2.0. Багаторівневе каскадування. Функції хоста, концентратора (хаба), Параметри функціонального пристрою. Типи передач. Режими шини. Пакети даних. Протоколи обміну.

### **Розділ 3. Сучасні мультипроцесорні системи.**

*Тема 3.1.* Класифікація систем паралельної обробки даних. Архітектури обчислювальних мікропроцесорних систем з одним потоком команд і одним потоком даних; з одним потоком команд і множинним потоком даних; із множинним потоком команд і одним потоком даних; із множинними потоками команд і даних.

*Тема 3.2.* Багатоядерні процесори. Передумови переходу до багатоядерної структури МП. Архітектура багатоядерних процесорів. Симетричні мікропроцесорні системи. Системи з неоднорідним доступом до пам'яті. Кластери. Двоядерні процесори Intel Core 2 Duo. Технології: Intel Wide Dynamic Execution –динамічне виконання інструкцій; Intel Intelligent Power Capability -- інтелектуальне керування енергопотреблінняем; Intel Advanced Smart Cache - передовий інтелектуальний кеш; Intel Smart Memory Access - інтелектуальний доступ до пам'яті, Intel Advanced Digital Media Boost - передова підтримка медіа додатків.

## **4. РЕКОМЕНДОВАНА ТЕМАТИКА ПРАКТИЧНИХ (СЕМІНАРСЬКИХ) ЗАНЯТЬ**

## **5. РЕКОМЕНДОВАНИЙ ПЕРЕЛІК ЛАБОРАТОРНИХ РОБІТ (КОМП'ЮТЕРНИХ ПРАКТИКУМІВ)**

Метою виконання циклу робіт є:

- закріплення і експериментальна перевірка теоретичних положень найважливіших розділів і тем навчального матеріалу;
- оволодіння інтегрованими програмними комплексами відпрацювання прикладного програмного забезпечення, та допоміжними програмами, що спрощують цей процес;

Під час виконання робіт студенти відпрацьовують основні етапи створення та налагодження програмного забезпечення мультимікроконтролерних пристроїв.

До циклу включено наступні лабораторні роботи.

1. Система переривань МП i8086. Визначення адреси програмної обробки переривань
2. Пошук програми обробки переривань INT8 в BIOS
3. Аналіз програми обробки переривань INT8. Структура системного модуля
4. Визначення періоду імпульсної послідовності IRQ0
5. Маскування і демаскування переривання IRQ0
6. Дослідження системи переривань та генерації звуку за допомогою таймера.

## **6. РЕКОМЕНДОВАНІ ІНДИВІДУАЛЬНІ ЗАВДАННЯ**

Індивідуальні семестрові завдання виконуються у формі розрахунково-графічної роботи для денної форми навчання.

Метою виконання робіт є оволодіння наскрізним циклом розробки мікропроцесорних та мультимікропроцесорних систем, зокрема системи: персональний комп'ютер – мікроконтролер.

Виконання розрахунково-графічної роботи передбачає наступні етапи:

- огляд існуючих систем з аналогічним призначенням. Аналіз основних властивостей цих систем. Визначення основних функцій системи, що розробляється;
- розробка структурної та принципової схем системи.
- розробка алгоритмів програми ПК та мікроконтролера;
- розробка програми;
- висновки по роботі.

Конкретна тематика робіт узгоджується з лектором. У загальному випадку тема роботи передбачає розробку мультимікропроцесорної системи, що реалізує функції програматора (емулятора ПЗП, генератора сигналів заданої форми, керованого з боку комп'ютера, тощо).

## **7. РЕКОМЕНДОВАНА ЛІТЕРАТУРА**

### **7.1. ОСНОВНА ЛІТЕРАТУРА**

1. Дистанційний курс Спеціалізовані та промислові мікропроцесорні системи; Сертифікат УЦДО від 15.05.2012; № НМП №2536 - режим доступу до ресурсу:  
<http://moodle.udec.ntu-kpi.kiev.ua/moodle/course/view.php?id=309>
2. Жуйков В.Я., Терещенко Т.О., Петергеря Ю.С. Електронний підручник «Мікропроцесори і мікроконтролери» - 2009 Гриф надано Міністерством освіти і науки України (лист № 1.4\_18-Г-114 від 10.01.2009 р. - режим доступу до ресурсу:  
<http://www.kaf-pe.ntu-kpi.kiev.ua>

3. Жуйков В.Я, Терещенко Т.О., Ямненко Ю.С. Заграничний А.В. Електронний підручник "Мікропроцесорна техніка". - Рекомендовано до друку Вченою Радою НТУУ «КПІ» протокол №6 від 16.05.2016 р. режим доступу до ресурсу: [http://kaf-pe.kpi.ua/?page\\_id=675](http://kaf-pe.kpi.ua/?page_id=675)  
<http://ela.kpi.ua/handle/123456789/18969>
4. Мікропроцесорна техніка : підручник / В. Я. Жуйков, Т. О. Терещенко, Ю. С. Ямненко – 3-тє вид., перероб. і допов. – Київ: НТУУ «КПІ» Вид-во «Політехніка», 2015. – 440
5. Мікропроцесорна техніка: Навчальний посібник / В.Я. Жуйков, О.І. Захожай, Ю.Е Паеранд, Т. О. Терещенко Алчевськ: ДонДГУ, 2013 – 497 с. Рекомендовано Міністерством освіти і науки України (лист МОН 1/11-12151; дата 22.12.2011)
6. Абель П. Язык Асемблера для IBM PC и программирование / Пер. с англ. Ю.В. Сальникова. – М.: Высш.шк., 1992. – 447 с.
7. Терещенко Т. О., Тодоренко В.А., Батрак Л.М., Ямненко Ю. С. Мікропроцесорні пристрої. Навчальний посібник для студентів спеціальності «Електроніка». - К.: НТУУ «КПІ ім. Ігоря Сікорського», 2017. - 244с. Гриф надано Вченою радою КПІ ім.Ігоря Сікорського, протокол №6 від 12.06.2017 р.
8. Абель П. Язык Асемблера для IBM PC и программирование / Пер. с англ. Ю.В. Сальникова. – М.: Высш.шк., 1992. – 447 с.
9. Гук М. Аппаратные интерфейсы ПК. Энциклопедия– М: Питер, 2002. – 528 с.
- 10.Джордейн Р. Справочник программиста персональных компьютеров типа IBM PC, XT и AT. Москва: Издательство «Финансы и статистика», 1992.- режим доступу до ресурсу:  
[http://publ.lib.ru/ARCHIVES/D/DJORDEYN\\_Robert/\\_Djordeyn\\_R..html](http://publ.lib.ru/ARCHIVES/D/DJORDEYN_Robert/_Djordeyn_R..html)
- 11.Корнеев В.В., Киселев А.В. Современные микропроцессоры. – М. НОЛИДЖ, 2003. – 448 с.
- 12.Описание шины I2C - режим доступу до ресурсу: [http://www.itt-ltd.com/reference/ref\\_i2c.html](http://www.itt-ltd.com/reference/ref_i2c.html)
- 13.Описание шины CAN- - режим доступу до ресурсу:: [http://itt-ltd.com/reference/ref\\_can.html](http://itt-ltd.com/reference/ref_can.html)
- 14.Принцип действия шины TWI. режим доступу до ресурсу  
[http://www.gaw.ru/html.cgi/txt/doc/micros/avr/arh\\_xmega\\_a/19\\_3.htm](http://www.gaw.ru/html.cgi/txt/doc/micros/avr/arh_xmega_a/19_3.htm)
- 15.1-Wire-интерфейс - режим доступу до ресурсу: <http://www.elin.ru/1-Wire/>
- 16.Аннотации и статьи, касающиеся вопроса о шинах - режим доступу до ресурсу: [www.gamecenter.ru](http://www.gamecenter.ru)
- 17.Шины ISA и EISA- режим доступу до ресурсу:  
[http://device.com.ru/material/shini\\_7.shtml](http://device.com.ru/material/shini_7.shtml)
- 18.LPT EPP параллельный порт- режим доступу до ресурсу  
<http://affon.narod.ru/LPTEPP.html>



19. В чем отличия интерфейсов RS-232, RS-422 и RS-485? - режим доступа до ресурсу <https://ipc2u.ru/articles/prostye-resheniya/otlichiya-interfeysov-rs-232-rs-422-rs-485/>
20. Шина PCI (Peripheral Component Interconnect bus) - режим доступа до ресурсу: <https://www.ixbt.com/mainboard/pci.html>
21. PCI Express: пункт прибытия 2014 год - режим доступа до ресурсу: <https://www.ixbt.com/mainboard/pci-express.shtml>
22. Universal serial bus - режим доступа до ресурсу: <http://www.usb.org>
23. Core 2 Duo - режим доступа до ресурсу: [http://ru.wikipedia.org/wiki/Intel\\_Core\\_2\\_Duo](http://ru.wikipedia.org/wiki/Intel_Core_2_Duo)
24. Клименко І.А. Класифікація та архітектурні особливості програмованих мультипроцесорних систем на кристалі // Проблеми інформатизації та управління: Зб.наук.пр.– К.: Вид-во нац. авіац. ун-ту «НАУ- друк», 2012.– Вип. 1(36).
25. Описание шины PCI - режим доступа до ресурсу: <http://www.elart.narod.ru/articles/article32/article32.pdf>
26. Последовательный интерфейс SPI (3-wire) - режим доступа до ресурсу: <http://www.gaw.ru/html.cgi/txt/interface/spi/index.htm>

## 7.2. ДОДАТКОВА ЛІТЕРАТУРА

1. Дитрих Д., Артемов Н.И., Низамутдинов О.Б., Белковский С.В. Fieldbus-концепция построения систем промышленной автоматизации // Приборы и системы. Управление, Контроль, Диагностика, 11/2000. – С. 35-38.
2. Белковский С.В., Файзрахманов Р.А. Информационная модель синтеза структуры распределенных АСУТП на основе промышленной сети // Информационные управляющие системы: Сб. науч. тр. / ПГТУ. – Пермь, 2005. – С. 240-244.
3. Белковский С.В. Анализ протокола в системах полевых шин // Теоретические и прикладные аспекты информационных технологий: Сб. науч. тр. / НИИУМС. – Пермь, 1999. – Вып. 48. – С. 136-138.
4. Silicon Labs EFM32™ 32-bit Microcontrollers (MCUs)- 2016. - режим доступа до ресурсу: <https://www.silabs.com/products/mcu/32-bit>  
<http://www.silabs.com>
5. Процесори і з чим їх їсти <http://www.opengamer.com.ua/procesory-i-z-chym-jih-jisty/>
6. Основні характеристики мікропроцесорів- режим доступа до ресурсу: [http://web.kpi.kharkov.ua/ea/wp-content/uploads/sites/25/2017/02/Konspekt\\_lekciy.pdf](http://web.kpi.kharkov.ua/ea/wp-content/uploads/sites/25/2017/02/Konspekt_lekciy.pdf)

## 8. ЗАСОБИ ДІАГНОСТИКИ УСПІШНОСТІ НАВЧАННЯ

Перевірка ступеня засвоєння студентами лекційного матеріалу, вміння самостійно обирати напрямки вирішення задач розробки проектів

прикладного програмного забезпечення здійснюється за допомогою двох контрольних робіт.

Тематика задач першої та другої контрольних робіт узгоджена з напрацьованим лекційним матеріалом та тематикою виконаних лабораторних робіт

Модульна контрольна робота проводиться у формі двох контрольних робіт перед атестаційними тижнями.

**Контрольна робота №1.**

**Тема:** «Інтерфейси мультиконтролерних систем».

**Контрольна робота №2.**

**Тема:** «Мікропроцесорні системи на базі ПК».

## **9. МЕТОДИЧНІ РЕКОМЕНДАЦІЇ**

У зв'язку із тим, що навчальна програма розроблена для однієї спеціальності (6.050802 – «Електронні системи») та однієї форми навчання (стаціонарної) - ніяких особливостей складання робочих навчальних програм кредитних модулів для різних спеціальностей та форм навчання не існує.